

Αρχιτεκτονική Υπολογιστών

5ο εξάμηνο ΣΗΜΜΥ

ακ. έτος: 2007-2008

Νεκτάριος Κοζύρης
nkoziris@cslab.ece.ntua.gr

<http://www.cslab.ece.ntua.gr/courses/comparch/>

Εισαγωγή

A' μέρος:

- Ιστορική αναδρομή/εξέλιξη
- Σύγχρονες Τάσεις στην Αρχιτεκτονική Υπολογιστών

B' μέρος:

- Δομικά στοιχεία Υπολογιστή/τι είναι ISA

Βιβλία μαθήματος

Οργάνωση και Σχεδίαση Υπολογιστών (η διασύνδεση υλικού και λογισμικού), 3η έκδοση, David Patterson and John Hennessy, μετάφραση, εκδόσεις Κλειδάριθμος, 2006.

Το βιβλίο θα διατίθεται 10:00-14:00 κάθε μέρα από τη γραμματεία του Εργαστηρίου Υπολογιστικών Συστημάτων (cslab), 2ος όροφος, κτίριο Ηλεκτρολόγων, 21.34B, κ. Ελίζα Αγγελίδη

Αρχιτεκτονική Υπολογιστών, Γ. Παπακωνσταντίνου, Π. Τσανάκα, Γ. Φραγκάκη, εκδ. Συμμετρία.

Το βιβλίο θα διατίθεται από τις εκδόσεις Συμμετρία

- ***Computer Architecture: A Quantitative Approach***, 4th Edition, John L. Hennessy & David A. Patterson, Morgan Kaufmann, 2006.
- ***Modern Processor Design: Fundamentals of Superscalar Processors***, John Shen & Miko Lipasti, McGraw-Hill, 2004.
- ***Inside the Machine: An Illustrated Introduction to Microprocessors and Computer Architecture***, Jon Stokes, No Starch Press, 2006.
- ***Readings in Computer Architecture***, edited by Mark Hill, Norman Jouppi & Gurindar Dohi, Morgan Kaufmann 2000.

Διδάσκοντες/Ώρες

Πέμπτη 16:00-18:00, Νέο Κτίριο Ηλεκτρ.
ΑΜΦ 1 (Τμήμα Α-Λ), ΑΜΦ 2 (Τμήμα Μ-Ω).

Παρασκευή 10:45-12:30, Νέο Κτίριο Ηλεκτρ.
ΑΜΦ 3 (Τμήμα Α-Λ), ΑΜΦ 2 (Τμήμα Μ-Ω)

Παναγιώτης Τσανάκας, (Τμήμα Μ-Ω)
Αριστείδης Σωτηρόπουλος, (Τμήμα Μ-Ω)

Νεκτάριος Κοζύρης, (Τμήμα Α-Λ)

σειρές ασκήσεων (bonus 1 μονάδα)

www.cslab.ece.ntua.gr/courses/comparch

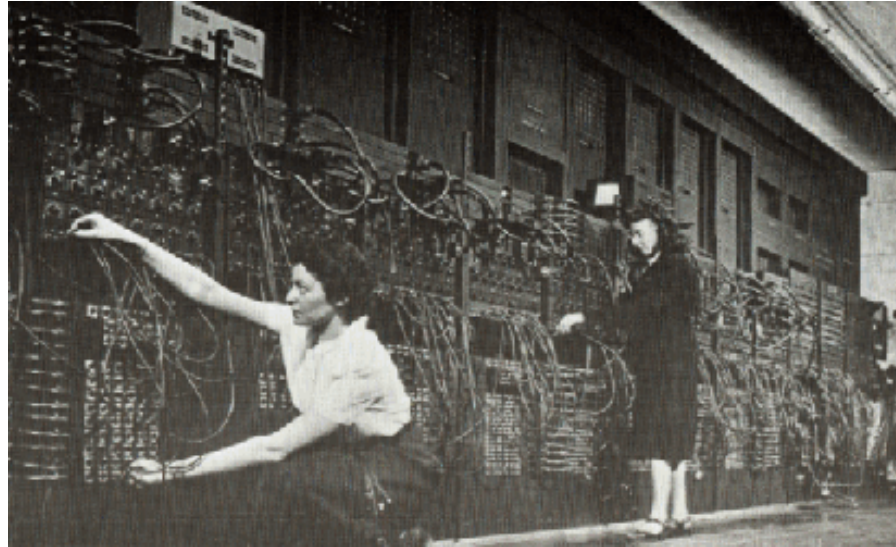
γραφτή εξέταση, άριστα 10

εξετάσεις με κλειστά βιβλία + «σκονάκι» (1 A4 φύλλο)

μυστικό επιτυχίας? παρακολούθηση + βιβλίο

1 εβδομάδα διάβασμα στην εξεταστική ΔΕΝ αρκεί

1944



ENIAC (1943-1946) by Mauchly and Eckert

Dimension: 3 ft × 8 ft × 100 ft

15,000 vacuum tubes + lots of switches

Memory : Twenty 10-digit decimal numbers

Speed: **800 operations/sec**

10 years of service - more calculations than done by the entire human race up to 1946.

Προβλέψεις (tunnel vision)

"I think there is a world market for maybe
five computers."

Thomas Watson, Chairman of IBM, 1943

...more tunnel vision from "Experts"

"There is no reason for any individual to have a computer in their home"

- ❖ Ken Olson, president and founder of Digital Equipment Corporation, 1977.

"640K [of memory] ought to be enough for anybody."

- ❖ Bill Gates, chairman of Microsoft, 1981.

Οι Γενιές των επεξεργαστών

- Πρώτη Γενιά, 1946-59: Vacuum Tubes, Relays, Mercury Delay Lines:
 - ENIAC (Electronic Numerical Integrator and Computer): Πρώτος Η/Υ, 18000 vacuum tubes, 1500 relays, 5000 additions/sec.
 - Πρώτο πρόγραμμα αποθηκευμένο σε υπολογιστή: **EDSAC** (Electronic Delay Storage Automatic Calculator).
- Δεύτερη Γενιά, 1959-64: Διακριτά Transistors.
- Τρίτη Γενιά, 1964-71: Μικρού και Μεσαίου μεγέθους Ολοκληρωμένα Κυκλώματα.
- Τέταρτη Γενιά, 1971-Present: Ο Μικροϋπολογιστής. Μικροεπεξεργαστές βασισμένοι σε τεχνολογία ολοκληρωμένων

1971: Intel 4004, 2,3K transistors 12 mm² (clock: 740 KHz, 92K ops, 10μm)

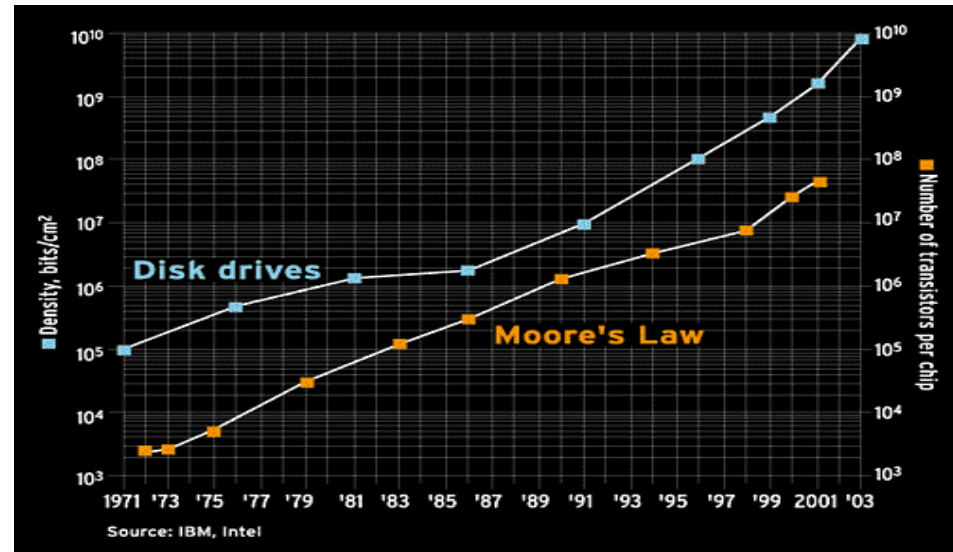
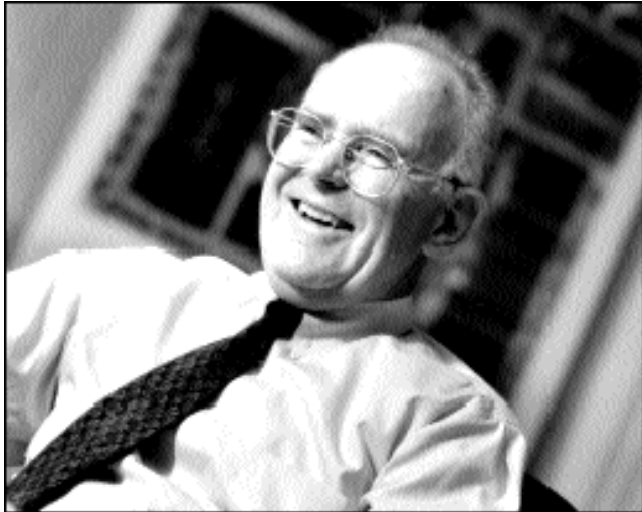
1978: Intel 8086, 30K transistors, 33 mm²

1984: Stanford MIPS, 24K transistors, 34 mm² (Berkeley RISC II: 41K, 60mm²)

1996: Pentium Pro, 5,5M transistors, 306mm²

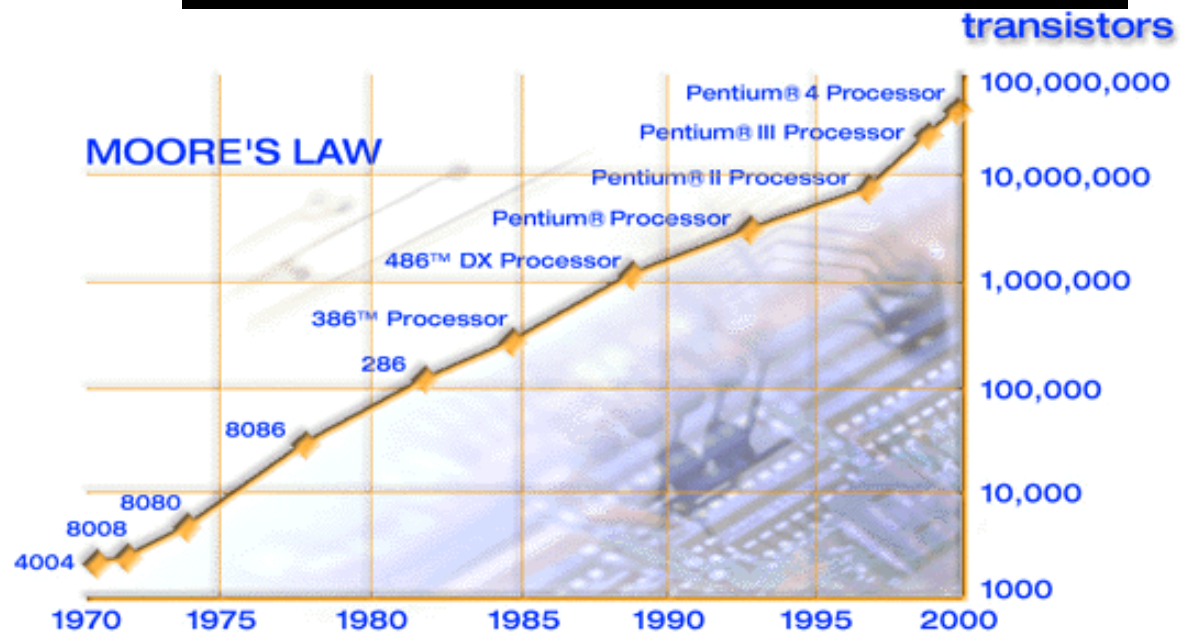
Σήμερα (11/2007): Penryn quad core: ~820M transistors/die (214 mm², 45nm).

Moore's Law: Microprocessor Capacity

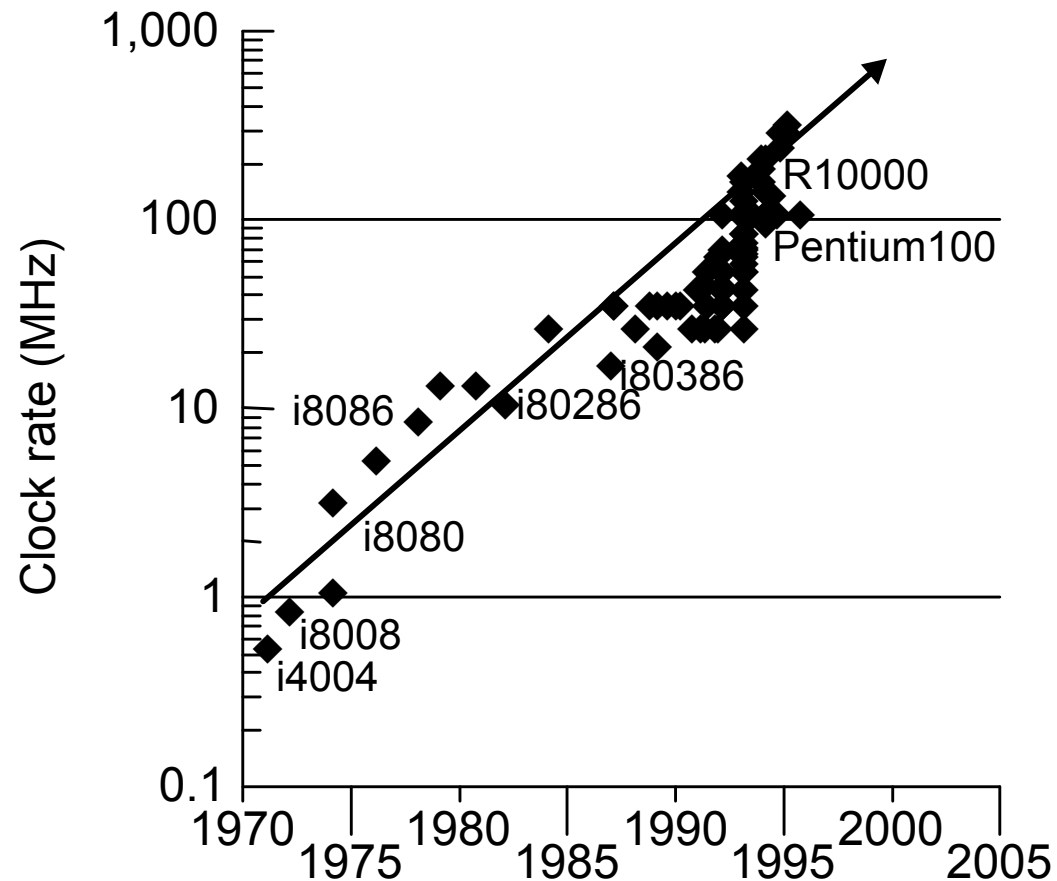


Gordon Moore
(συνιδρυτής της Intel)

1965: η πυκνότητα των transistors σε chips ημιαγωγών θα διπλασιάζεται κάθε 24 μήνες.

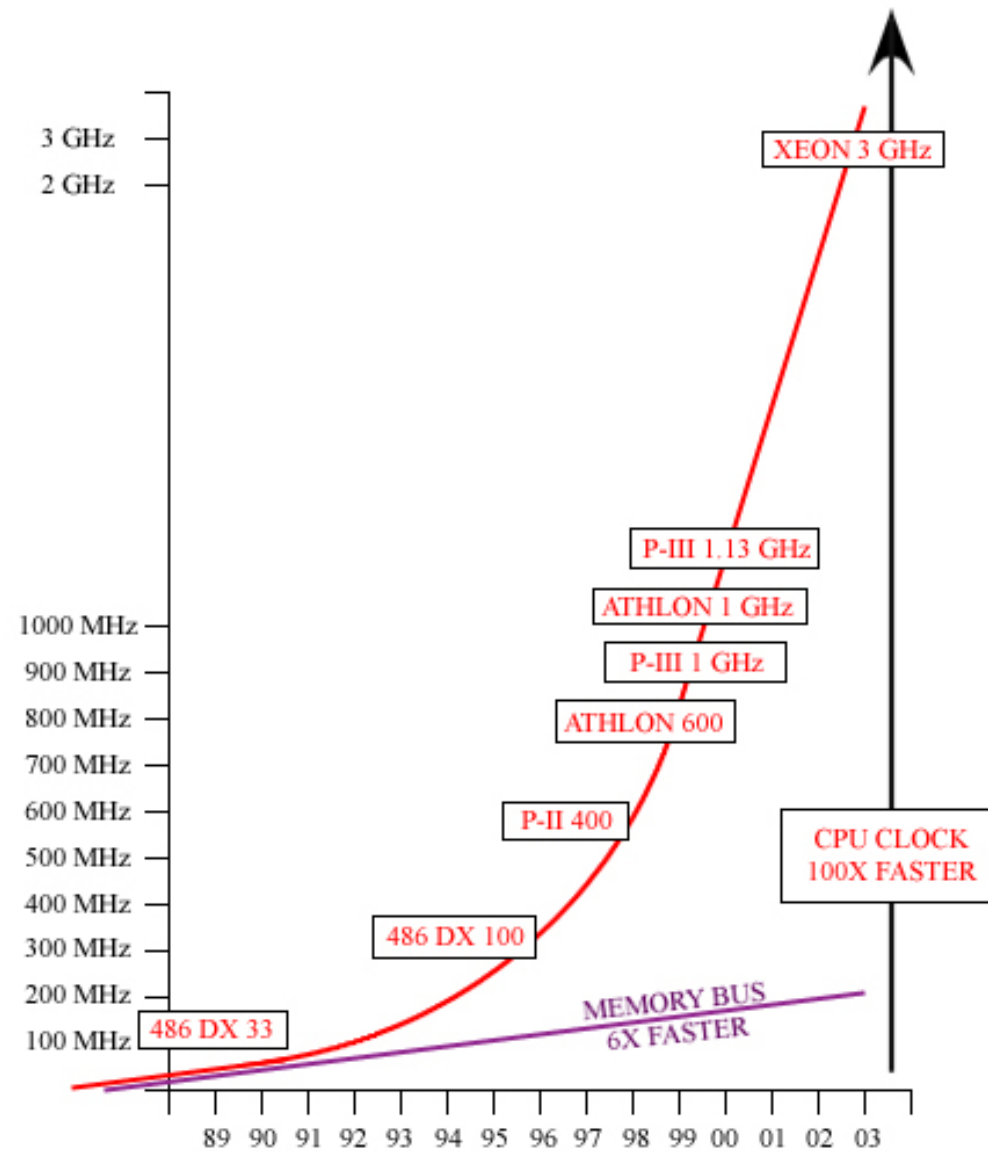


Ρυθμός αύξησης Συχνότητας Ρολογιού

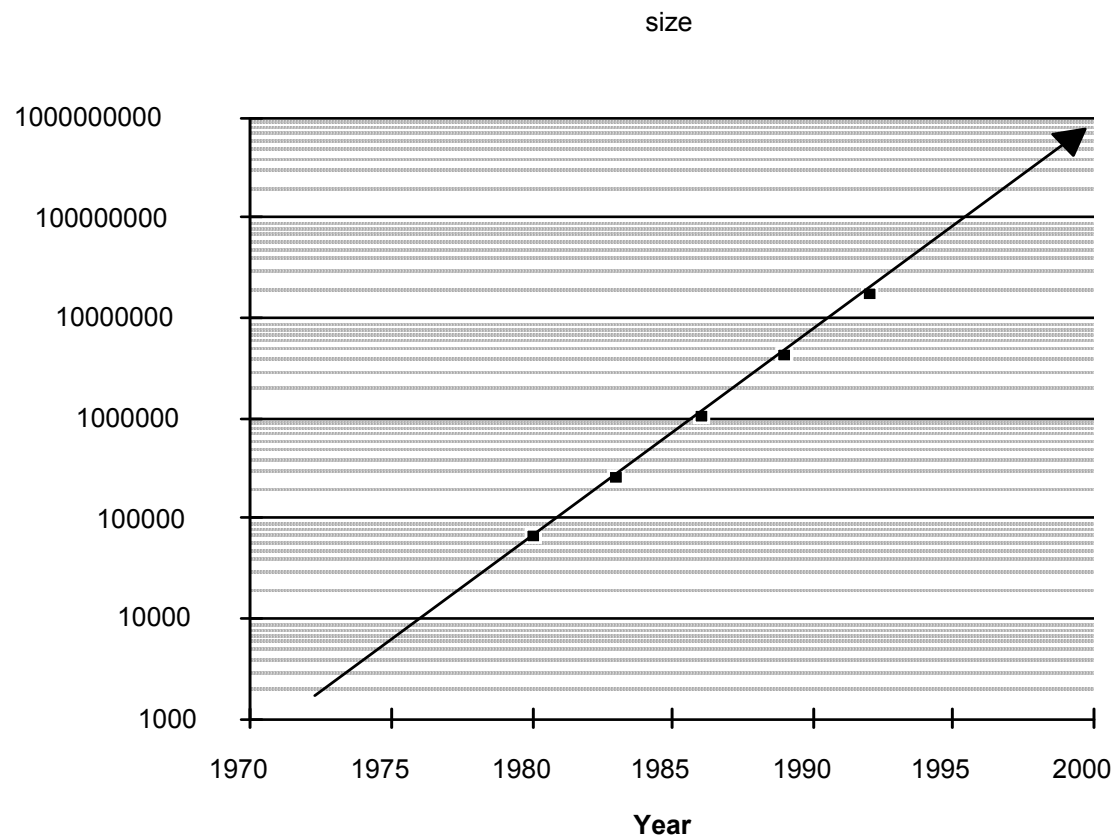


➤ 30% το χρόνο

CPU Clock



Αύξηση της χωρητικότητας των VLSI Dynamic RAM Chips



έτος μέγεθος(Mbit)

1980 0.0625

1983 0.25

1986 1

1989 4

1992 16

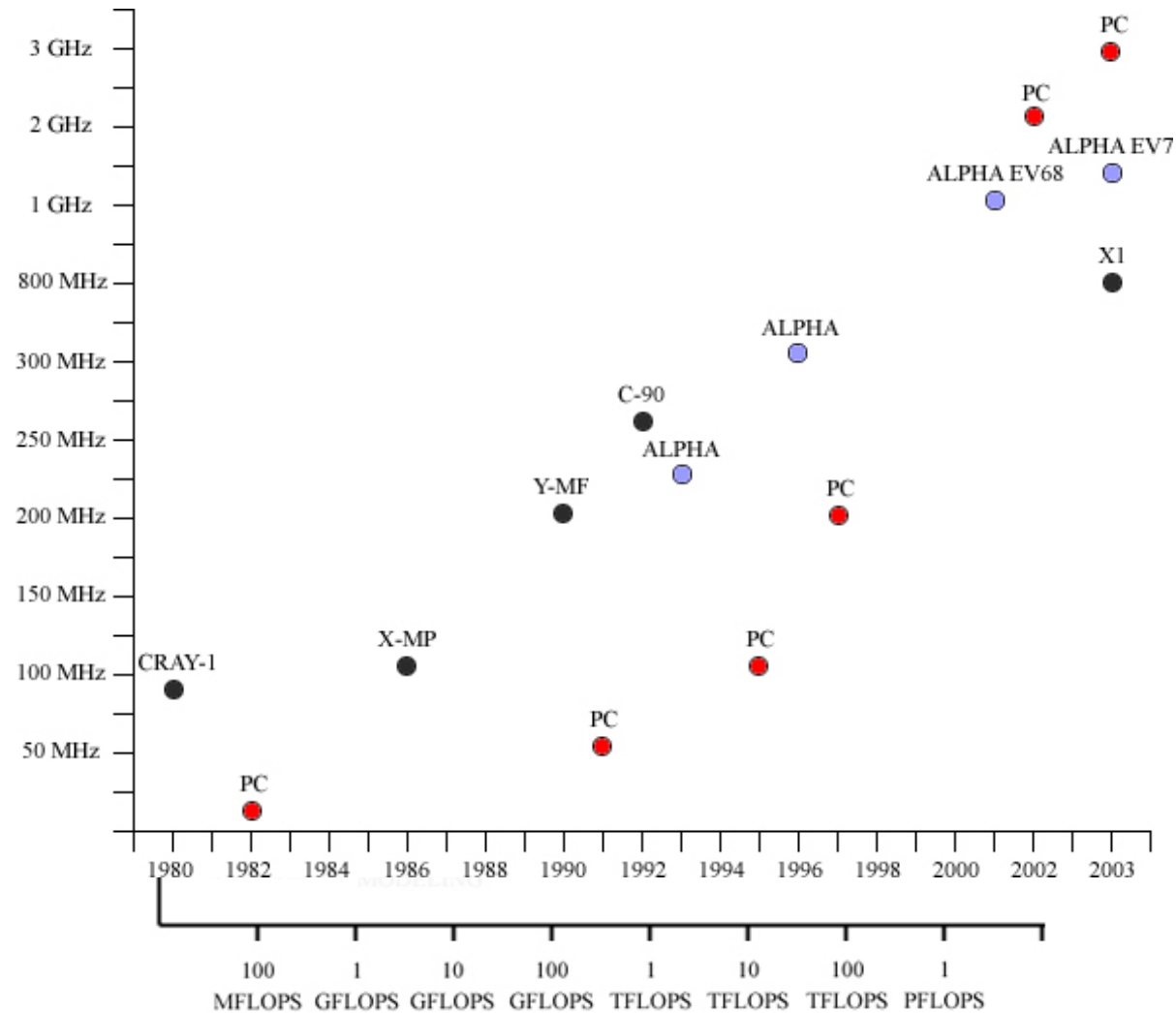
1996 64

1999 256

2000 1024

1.55X/έτος,
δηλαδή διπλασιάζεται
κάθε 1.6 χρόνια

Clock Speeds



Ομοίως και για το χώρο αποθήκευσης

Επεξεργαστής:

2X ταχύτητα κάθε 1.5 έτος.

~1000X απόδοση τη τελευταία 10ετία.

Μνήμη:

DRAM χωρητικότητα: > 2x κάθε 1.5 έτος.

~1000X χωρητικότητα τη τελευταία 10ετία.

Κόστος ανά bit: πέφτει κατά 25% το χρόνο.

Disk:

Χωρητικότητα: > 2X κάθε 1.5 έτος.

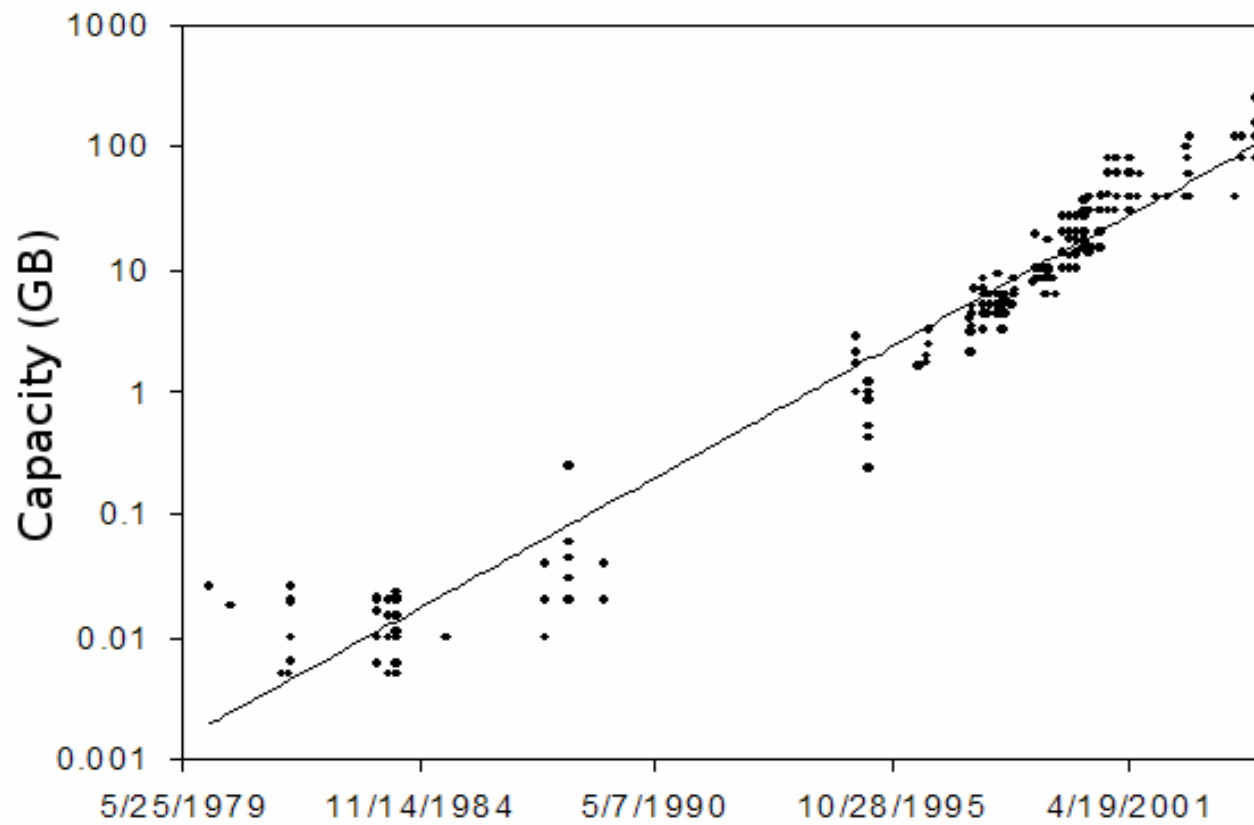
Κόστος ανά bit: πέφτει κατά 60% το χρόνο.

200X χωρητικότητα τη τελευταία 10ετία.

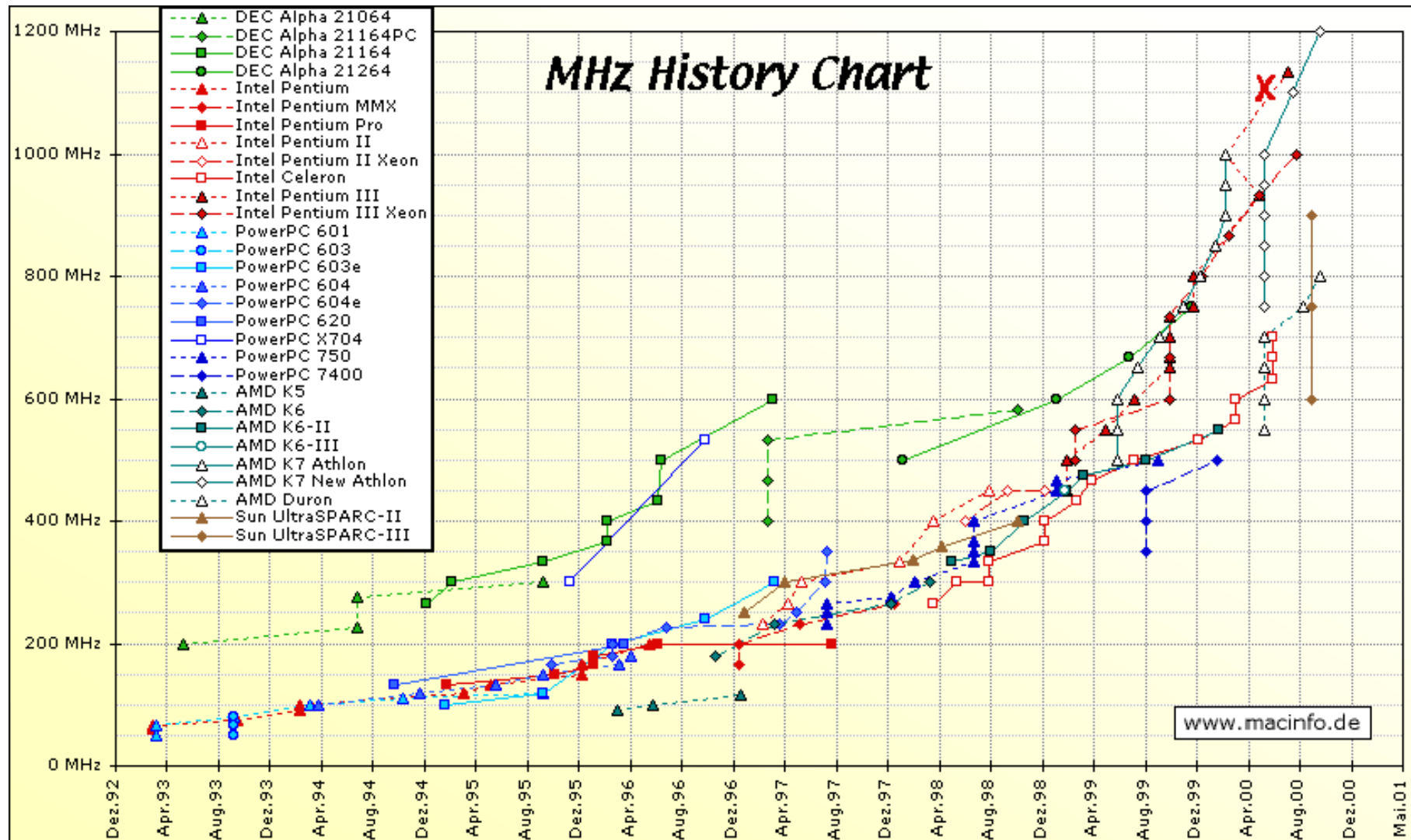
Απόκλιση μεταξύ χωρητικότητας μνήμης και ταχύτητας μνήμης

➤ η ταχύτητα μόνο 7% το χρόνο

Hard drive capacity



Microprocessor Clock Rate



Electronics Magazine, 19 April 1965

The experts look ahead

Cramming more components onto integrated circuits

With unit cost falling as the number of components per circuit rises, by 1975 economics may dictate squeezing as many as 65,000 components on a single silicon chip

By Gordon E. Moore

Director, Research and Development Laboratories, Fairchild Semiconductor division of Fairchild Camera and Instrument Corp.

The future of integrated electronics is the future of electronics itself. The advantages of integration will bring about a proliferation of electronics, pushing this science into many new areas.

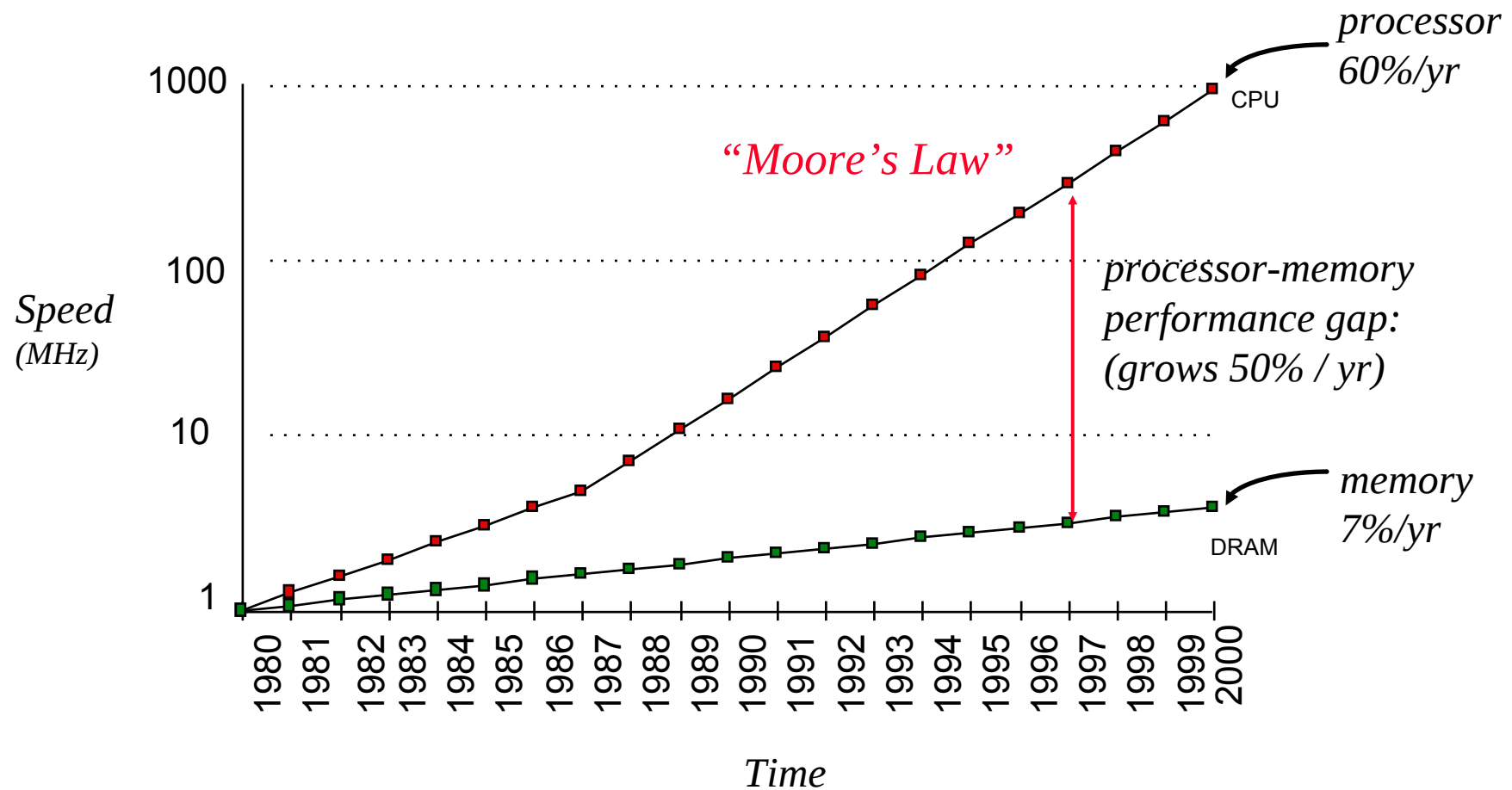
Integrated circuits will lead to such wonders as home computers—or at least terminals connected to a central computer—automatic controls for automobiles, and personal portable communications equipment. The electronic wrist-watch needs only a display to be feasible today.

machine instead of being concentrated in a central unit. In addition, the improved reliability made possible by integrated circuits will allow the construction of larger processing units. Machines similar to those in existence today will be built at lower costs and with faster turn-around.

Present and future

By integrated electronics, I mean all the various technologies which are referred to as microelectronics today as well as any additional ones that result in electronics func-

Processor-Memory Gap



Παραλληλία στους μεπεξεργαστές

- Έως το 1985: Παραλληλία σε επίπεδο bit: 4-bit -> 8 bit -> 16-bit
- Μέσα δεκαετίας 1980s έως μέσα δεκαετίας 1990: Παραλληλία σε επίπεδο εντολής (instruction level parallelism)
- 1995: Παραλληλία σε επίπεδο thread (Simultaneous Multithreading)
- 2004: Παραλληλία σε επίπεδο πυρήνων (cores)

Reuters, Δευτέρα 11/6/2001:

Οι μηχανικοί της Intel σχεδίασαν και κατασκεύασαν το μικρότερο και ταχύτερο transistor στον κόσμο με μέγεθος 0,02 microns. Αυτό ανοίγει το δρόμο για μικροεπεξεργαστές 1 δισεκατομμυρίου transistors, με συχνότητα στα 20GHz το 2007.

Γιατί δεν έχουμε 20GHz επεξεργαστές σήμερα?

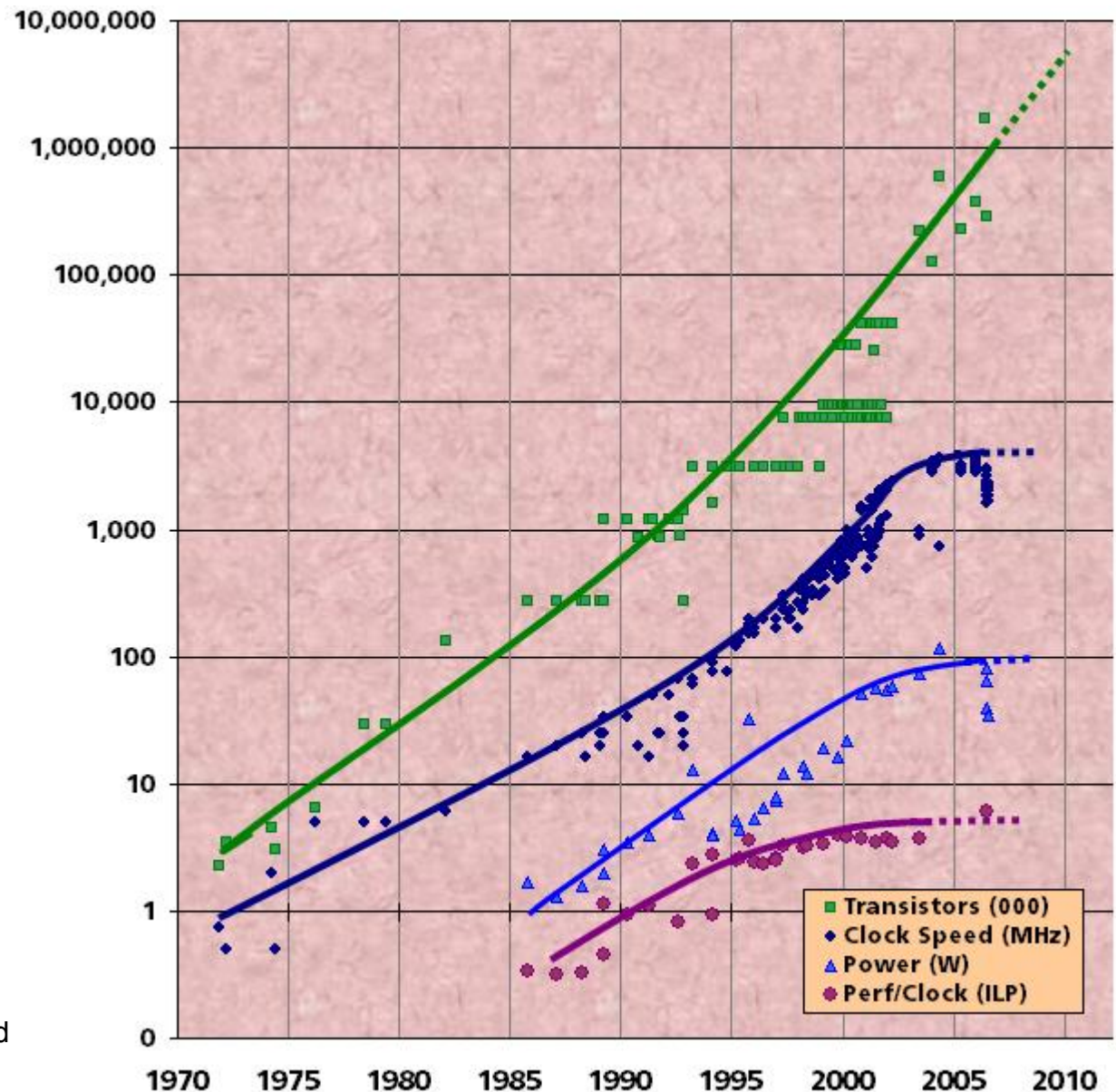
Η επανάσταση που συμβαίνει σήμερα

Ο «γνήσιος» νόμος του Moore συνεχίζει να ισχύει!

Chip density is continuing increase ~2x every 2 years

- Clock speed is not
- Number of processor cores doubles instead

There is little or no hidden parallelism (ILP) to be found Parallelism must be exposed to and managed by software



Source: Intel, Microsoft (Sutter) and Stanford (Olukotun, Hammond)

cslab@ntua 2007-2008

FLOPs/MIPs

FLOPs: Floating Point Operations per Second

MIPs: Million Instructions per Second

Έστω ότι έχουμε έναν επεξεργαστή που κάνει 1 πράξη κινητής υποδιαστολής (απλής ακρίβειας) σε κάθε κύκλο ρολογιού:

Αν η συχνότητά του είναι 1GHz, τότε έχει απόδοση 1 GFLOP

Αν ολοκληρώνει 1 εντολή σε κάθε κύκλο, τότε έχει απόδοση 1000MIPs

$4 \times \text{freq FLOPS} < \{\text{single Core 2 @ 2.93GHz}\} < 8 \times \text{freq FLOPs}$

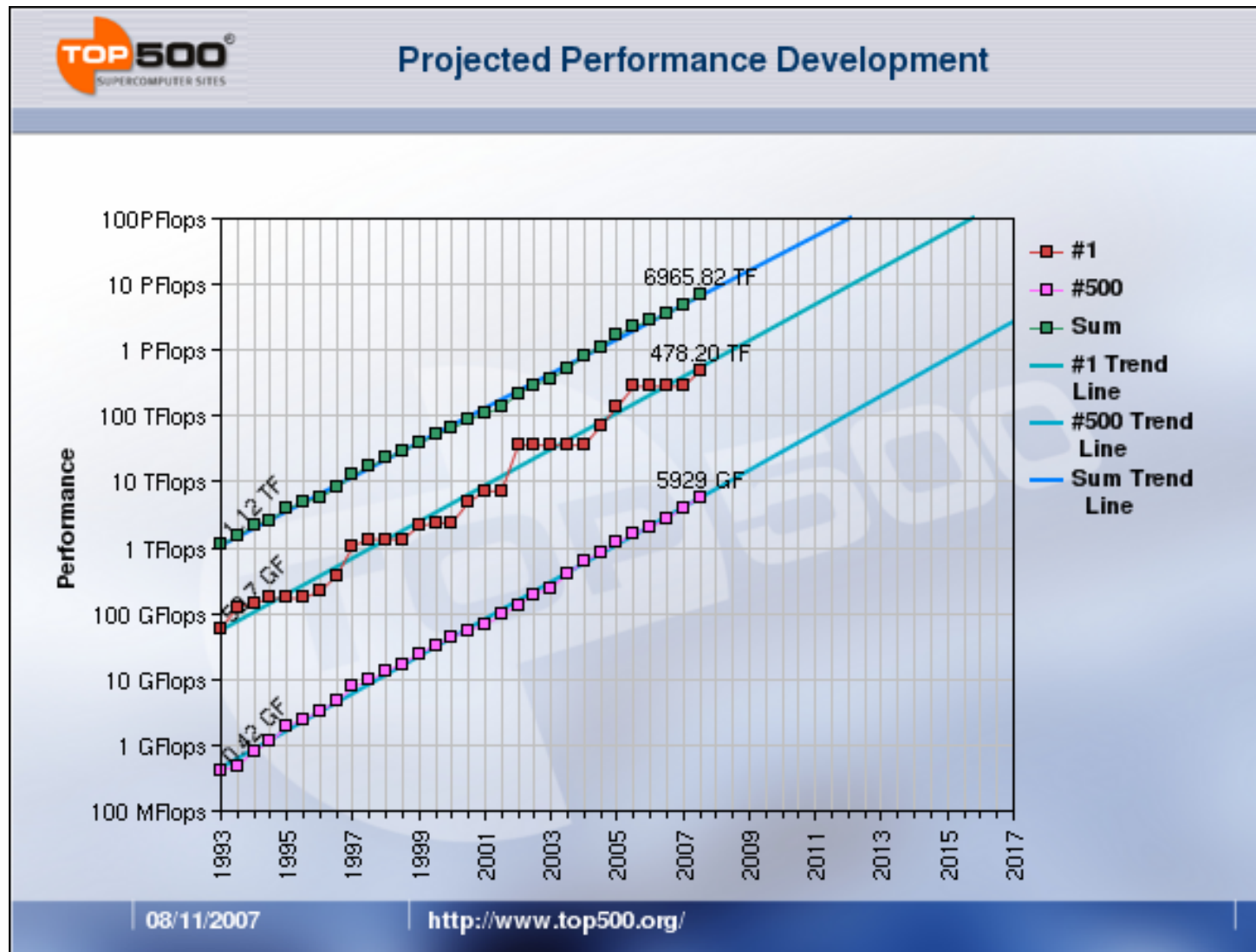
Εξαρτάται από την πράξη, FPADD, FPMUL, FPDIV (απλής ακριβείας-single precision).

Τουλάχιστον 12 GFLOPs/cpu

Supercomputing TOP 500 / Nov 2007



Supercomputing TOP 500 / Nov 2007



29th List: The TOP10

	Manufacturer	Computer	Rmax [TF/s]	Installation Site	Country	Year	#Proc
1	IBM	BlueGene/L eServer Blue Gene	280.6	DOE/NNSA/LLNL	USA	2005	131,072
10 2	Cray	Jaguar Cray XT3/XT4	101.7	DOE/ORNL	USA	2007	23,016
2 3	Sandia/Cray	Red Storm Cray XT3	101.4	DOE/NNSA/Sandia	USA	2006	26,544
3 4	IBM	BGW eServer Blue Gene	91.29	IBM Thomas Watson	USA	2005	40,960
5	IBM	New York Blue eServer Blue Gene	82.16	Stony Brook/BNL	USA	2007	36,864
4 6	IBM	ASC Purple eServer pSeries p575	75.76	DOE/NNSA/LLNL	USA	2005	12,208
7	IBM	BlueGene/L eServer Blue Gene	73.03	RPI/CCNI	USA	2007	32,768
8	Dell	Abe PowerEdge 1955, Infiniband	62.68	NCSA	USA	2007	9,600
5 9	IBM	MareNostrum JS21 Cluster, Myrinet	62.63	Barcelona Supercomputing Center	Spain	2006	12,240
10	SGI	HLRB-II SGI Altix 4700	56.52	LRZ	Germany	2007	9,728

cslab@ntua 2007-2008

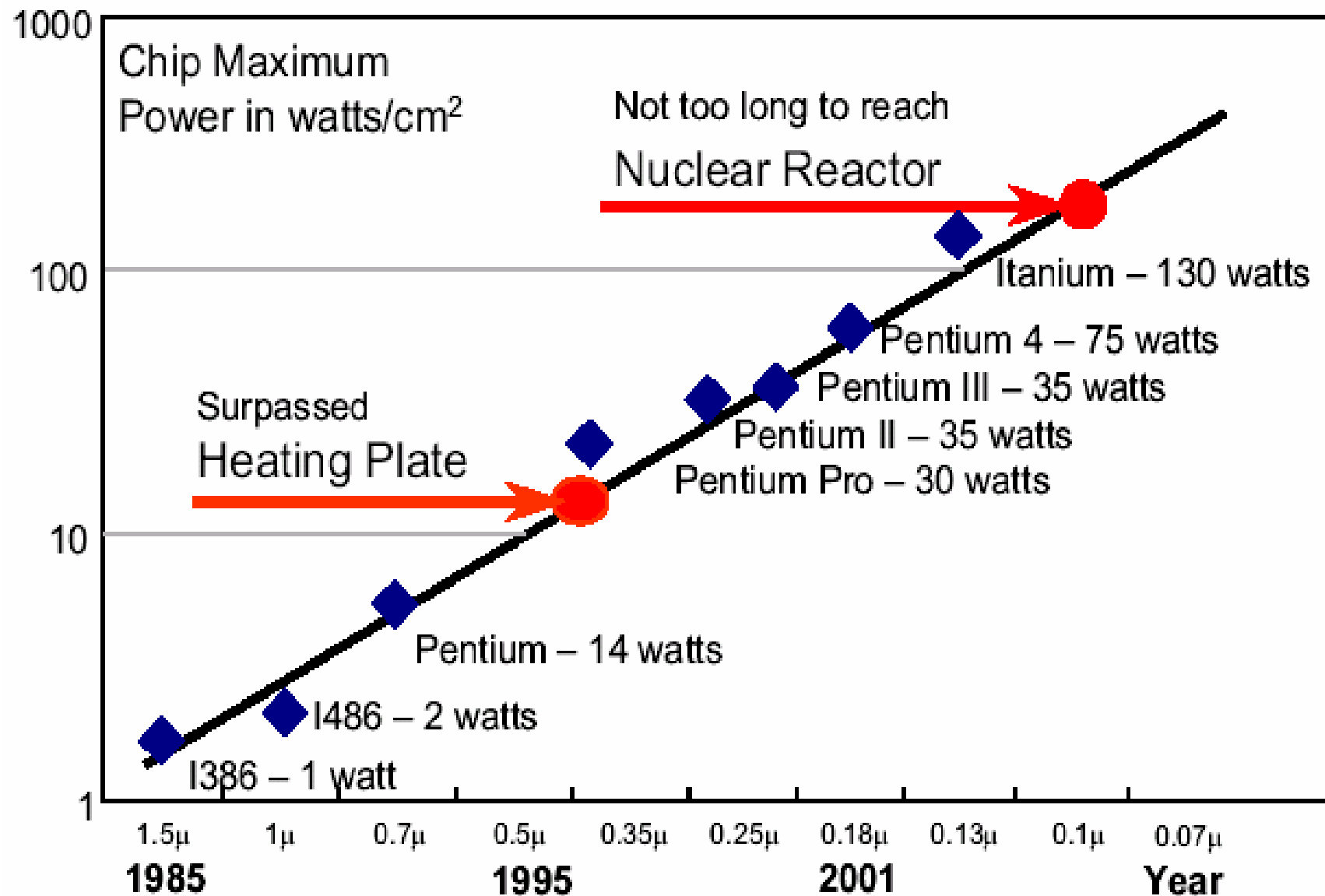
www.top500.org

29th List / June 2007

26

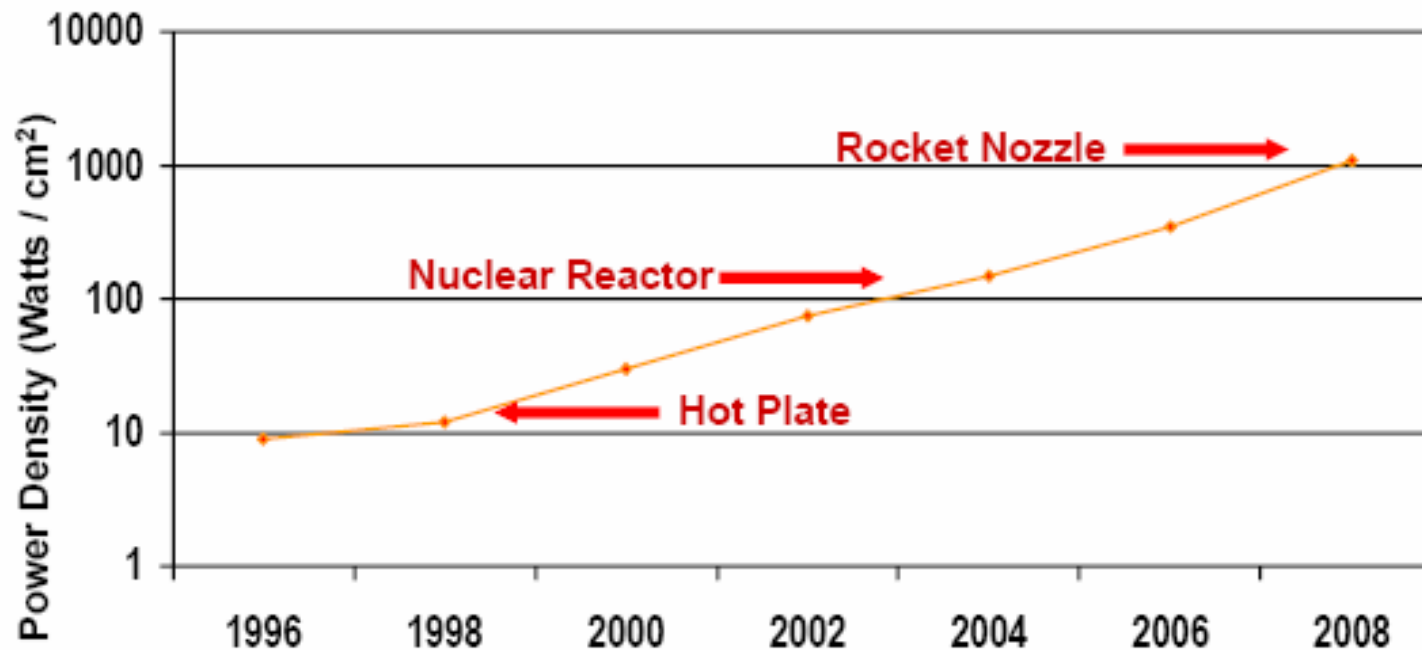
page 26

Low Power Cluster Architectures sensitivity to power consumption



Power Density Limits Serial Performance

Moore's Law Extrapolation: Power Density for Leading Edge Microprocessors



Power Density Becomes Too High to Cool Chips Inexpensively

Source: Shekhar Borkar, Intel Corp

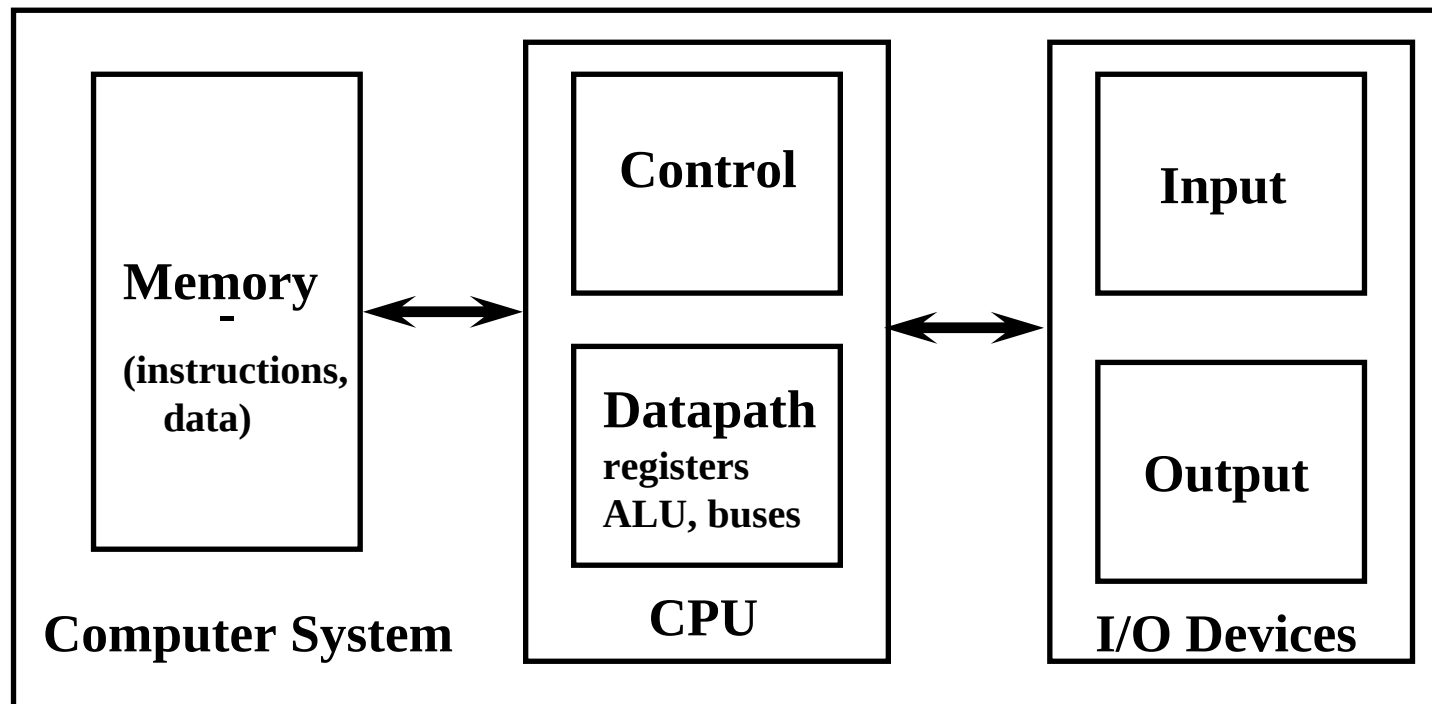
Β. Μέρος

Δομικά στοιχεία Υπολογιστή

Το Υπολογιστικό Μοντέλο Von-Neumann (1945)

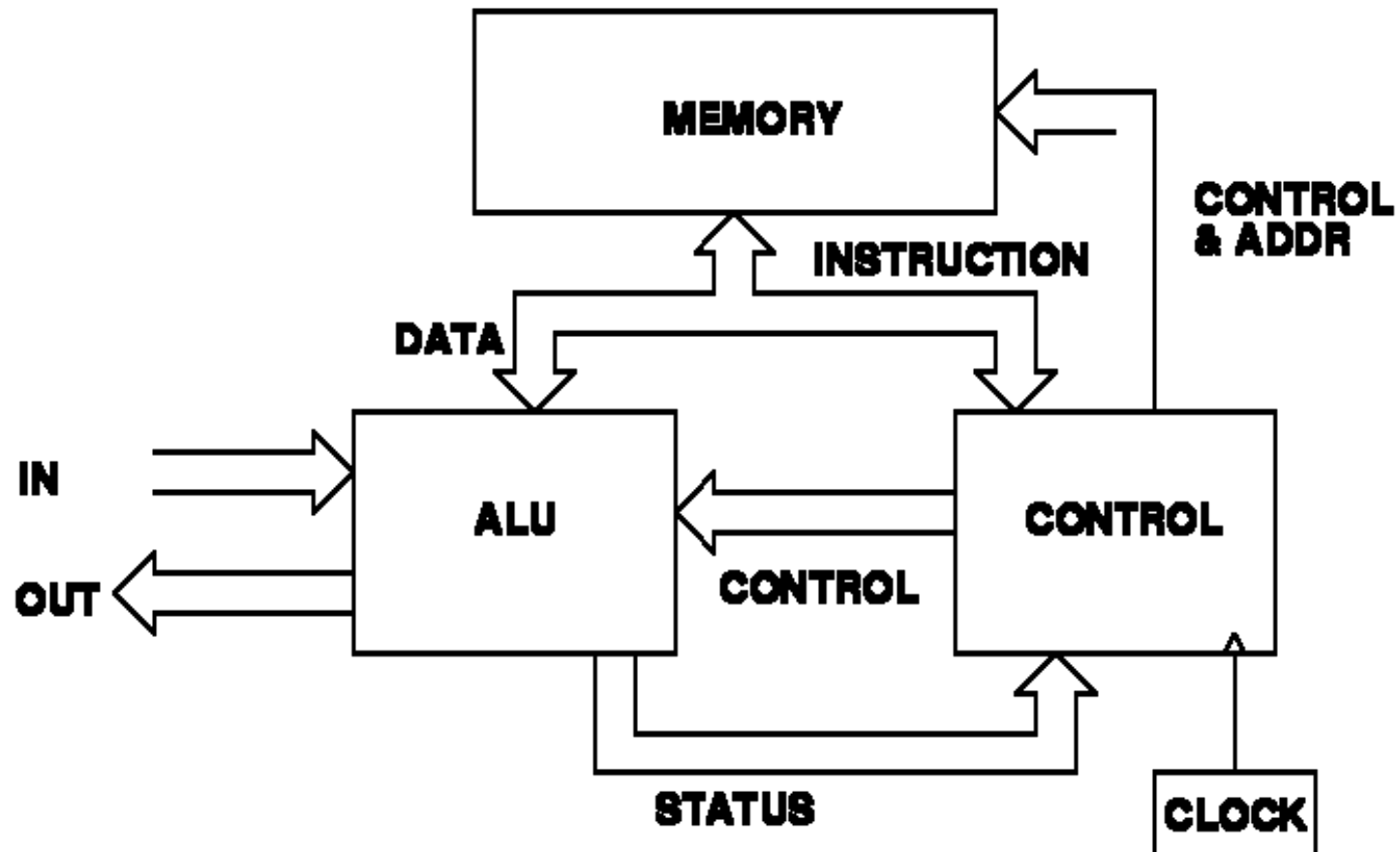
Διαχωρισμός της υπολογιστικής μηχανής σε συνιστώσες:

- Κεντρική Μονάδα Επεξεργασίας (Central Processing Unit - CPU): Control Unit (instruction decode, sequencing of operations), Datapath (registers, arithmetic and logic unit, buses).
- Μνήμη (memory): Αποθήκευση εντολών και τελεστών.
- Είσοδος/Έξοδος (Input/Output - I/O).
- **Η έννοια του αποθηκευμένου προγράμματος: Εντολές από ένα σύνολο εντολών εξάγονται από τη μνήμη και εκτελούνται μία-μία.**

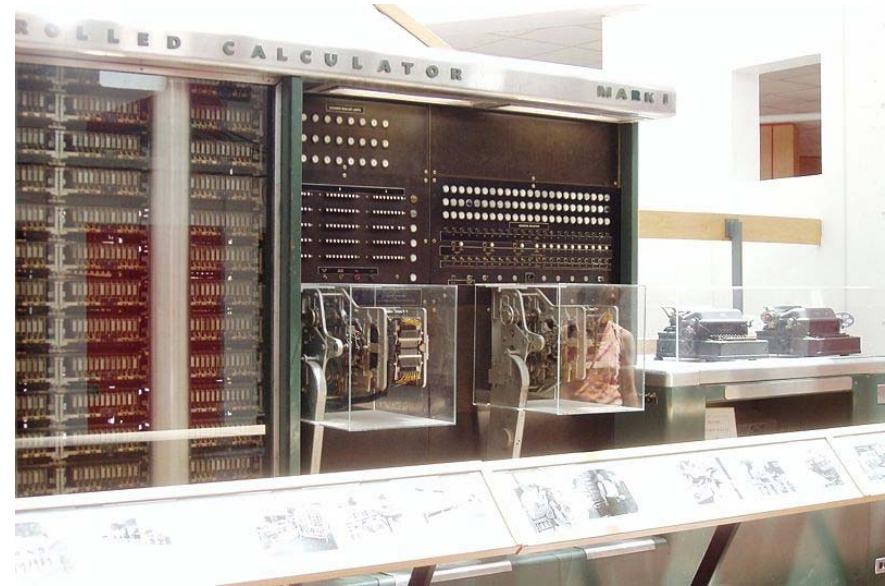
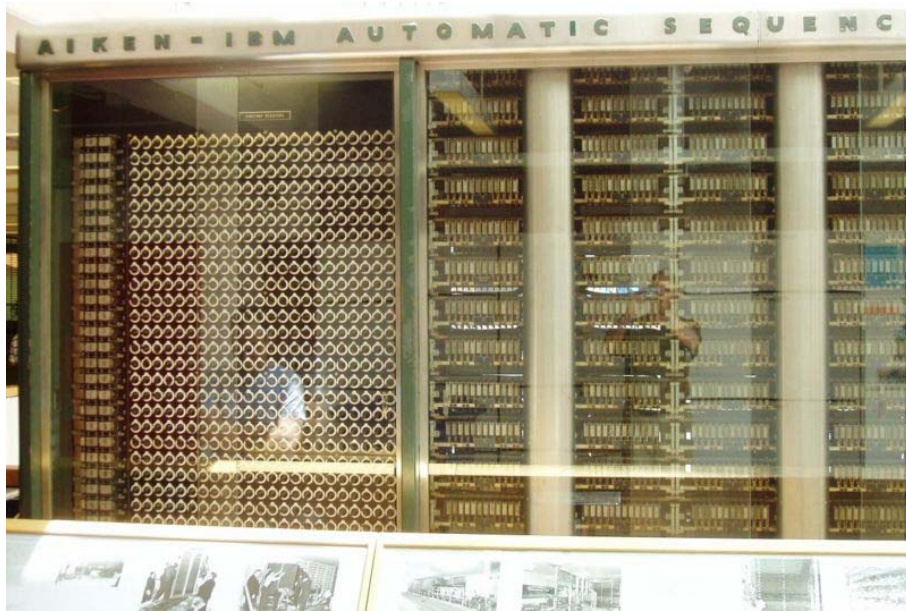


PRINCETON (VON NEUMAN) ARCHITECTURE

MICROPROCESSOR



IBM Automatic Sequence Controlled Calculator (ASCC)



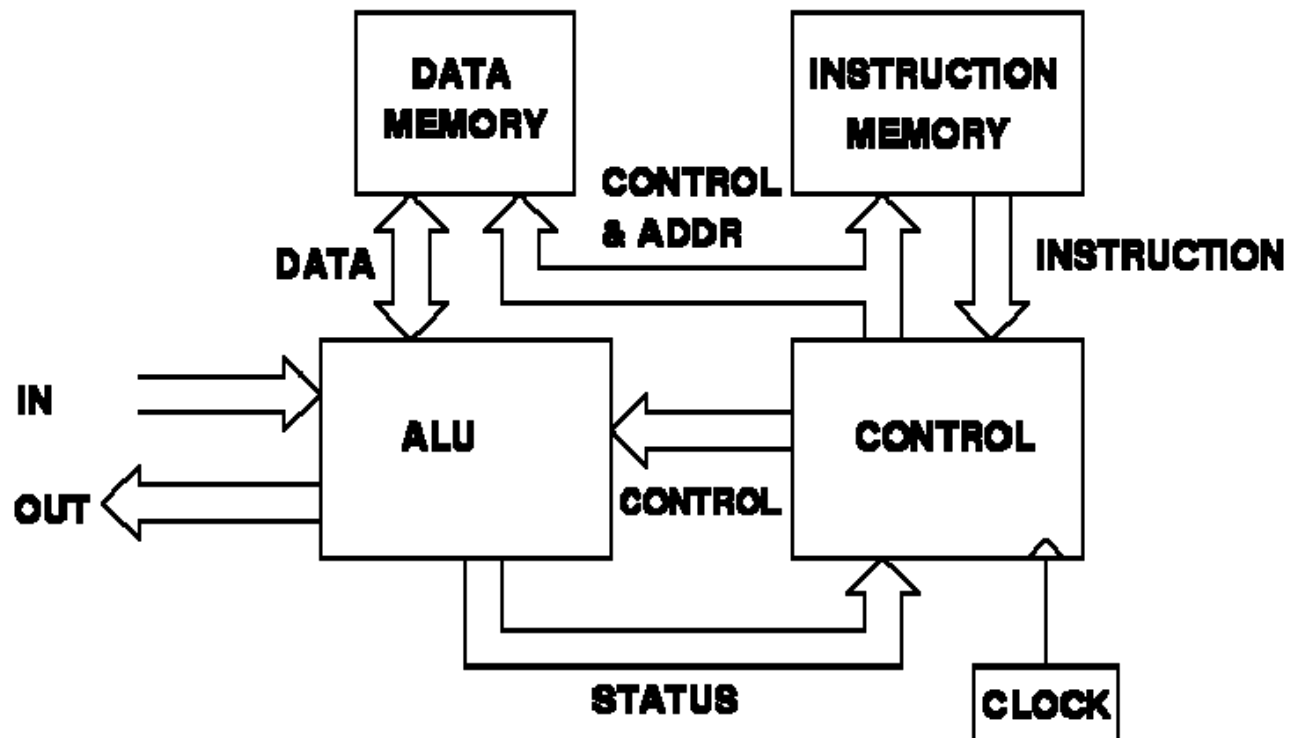
- 765,000 components
- hundreds of miles of wire
- size 16 m in length, 2.4 m in height, 61 cm deep.
- 4500 kg

Harvard Mark I - IBM ASCC 1944 (instructions on punched tape (24 bits wide) and data in electro-mechanical counters (23 digits wide)



HARVARD ARCHITECTURE

MICROPROCESSOR



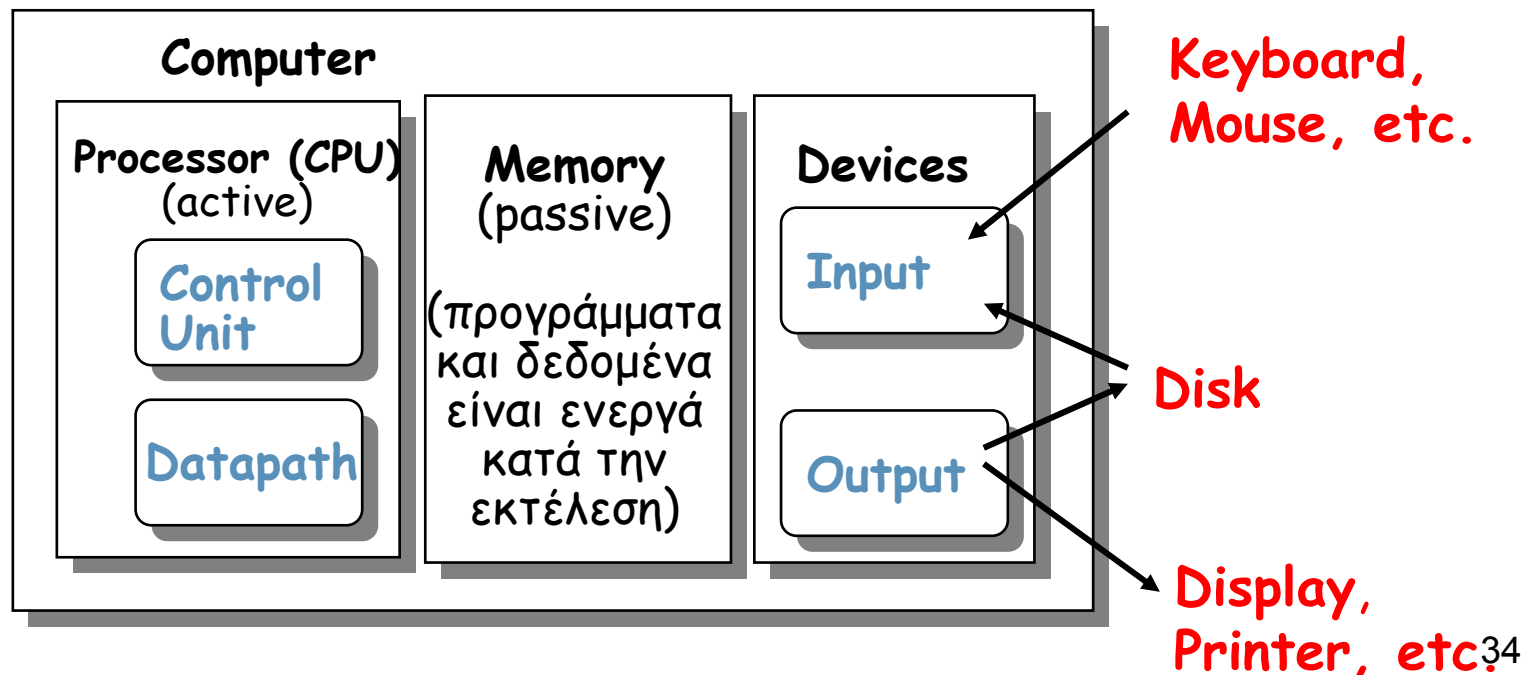
Συστατικά τυπικού Υπολογιστή

Πέντε είναι τα κλασσικά συστατικά στοιχεία των υπολογιστών:

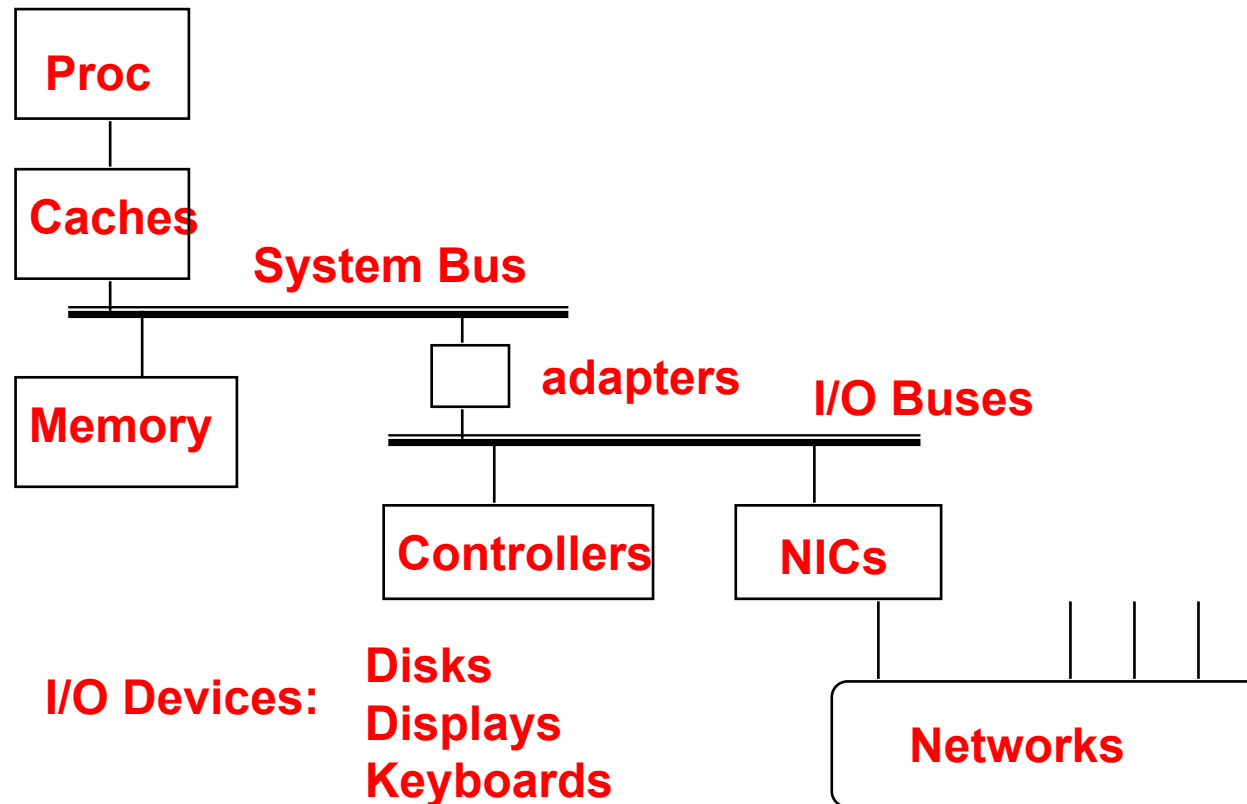
1. Control Unit; 2. Datapath; 3. Memory; 4. Input; 5. Output

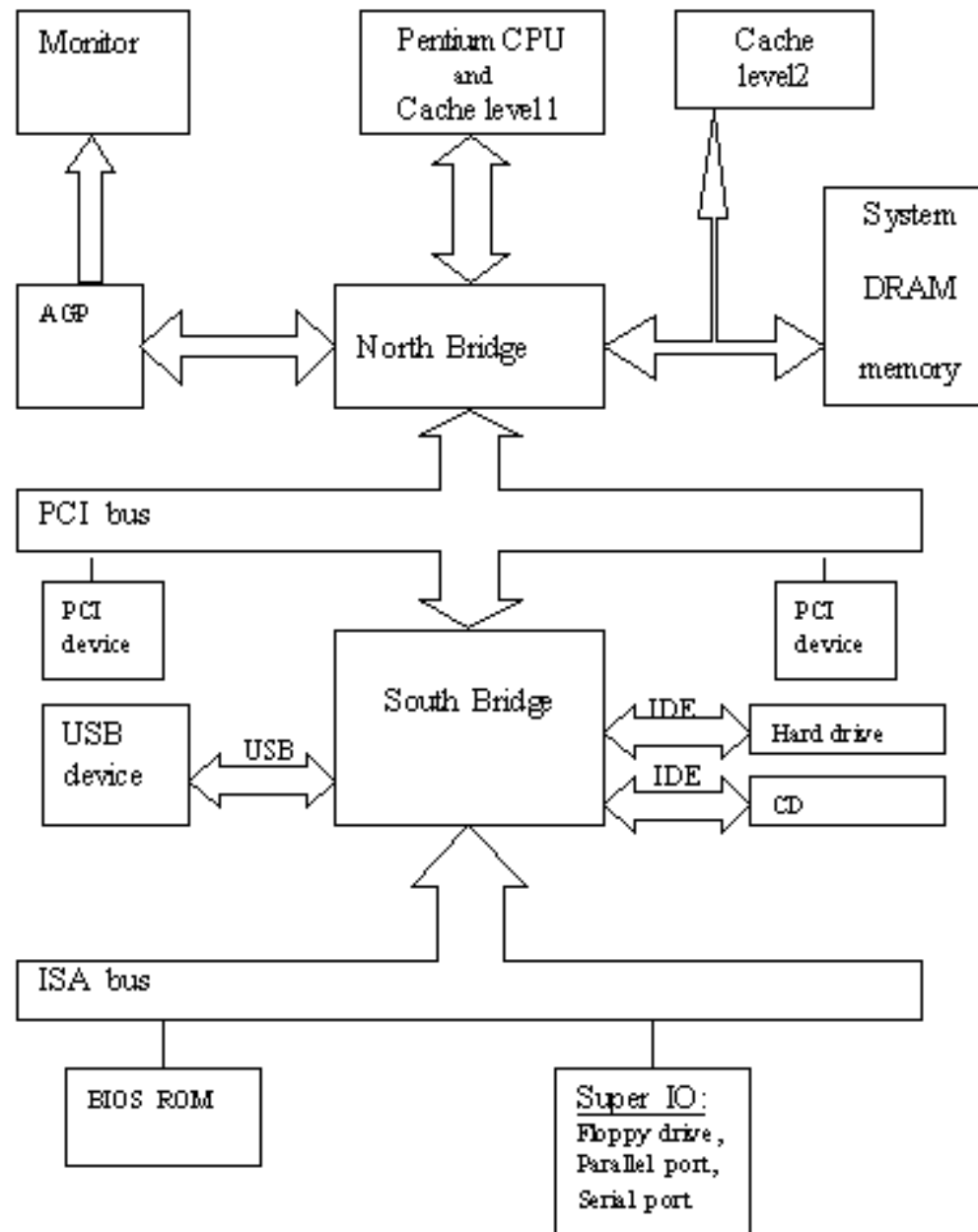


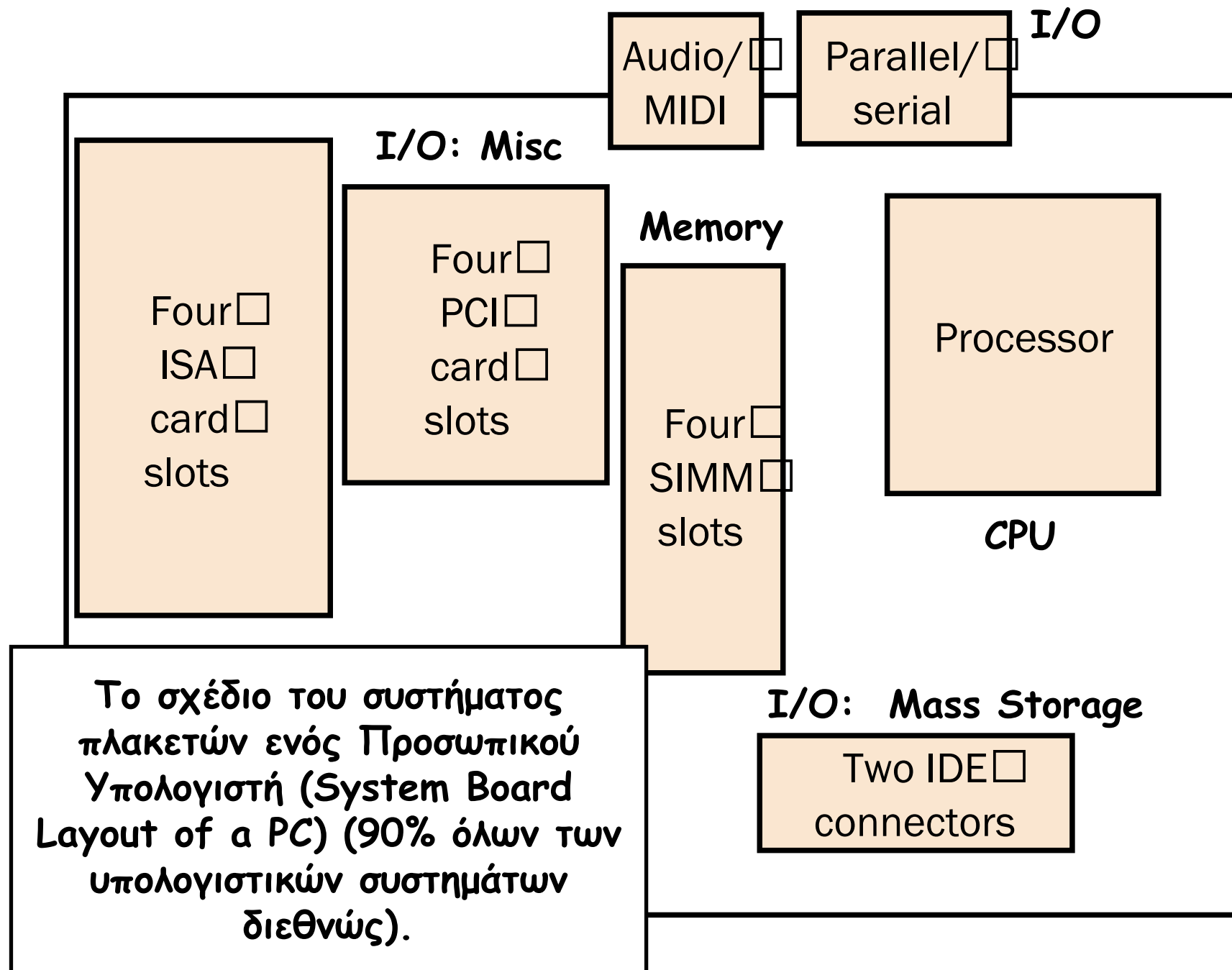
Processor



Computer System Components

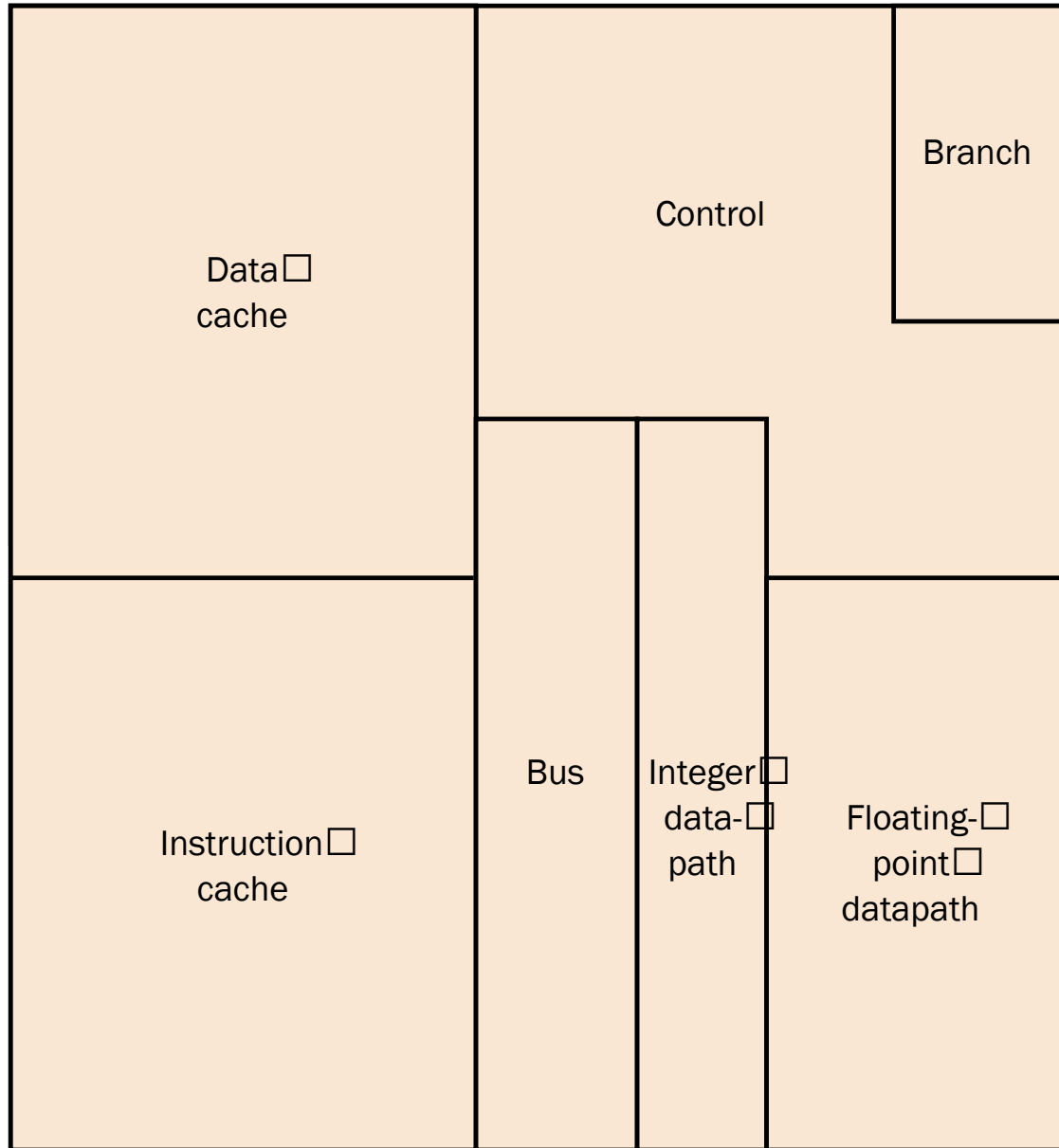




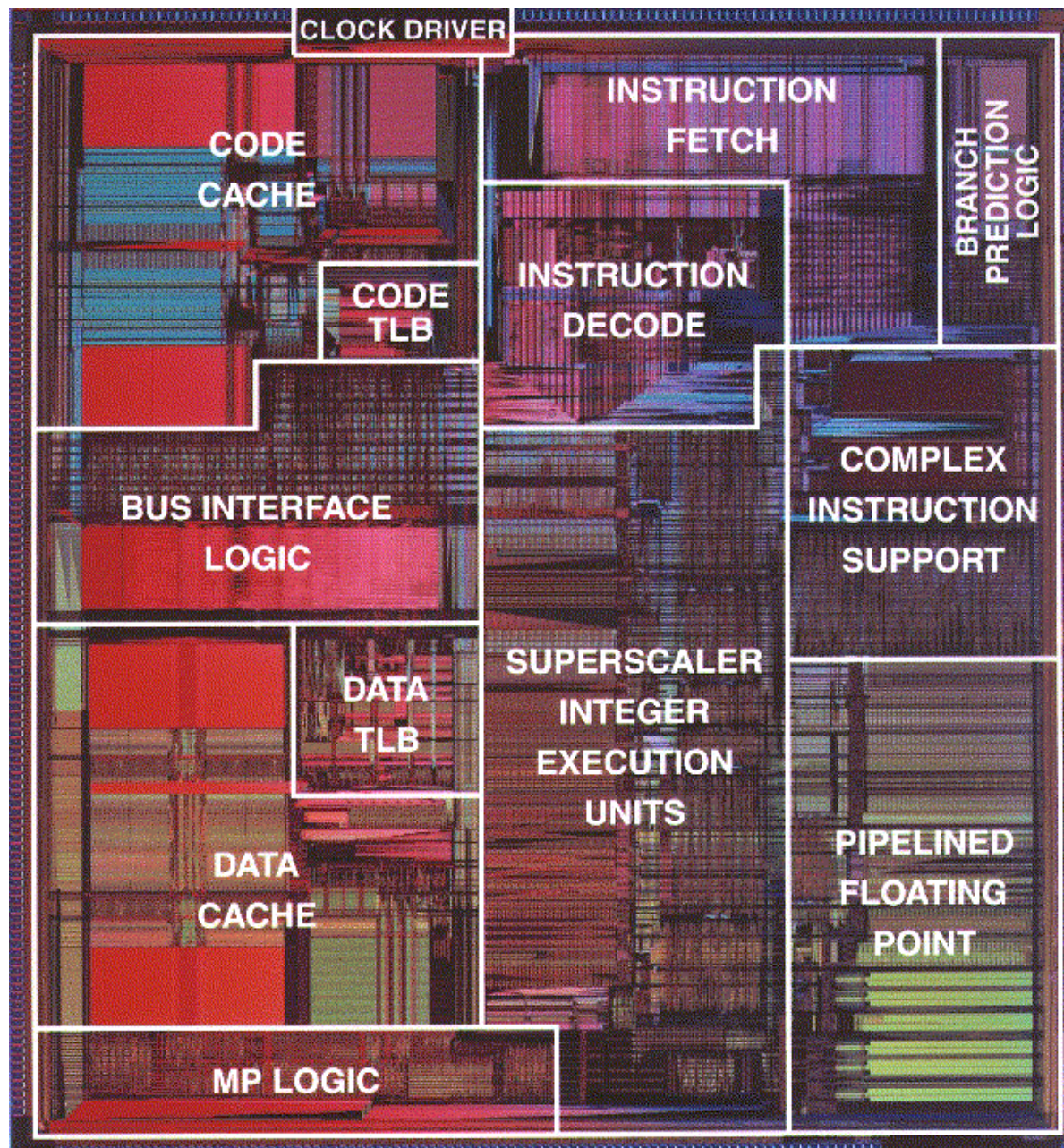


Οργάνωση της CPU

- Σχεδιασμός του Datapath:
 - Δυνατότητες & Επίδοση των χαρακτηριστικών των λειτουργικών μονάδων (FUs):
 - (e.g., Registers, ALU, Shifters, Logic Units, ...)
 - Τρόποι διασύνδεσης των στοιχείων (σύνδεση διαδρόμων, multiplexors, etc.).
 - Πώς ρέει η πληροφορία μεταξύ των στοιχείων του Η/Υ.
- Σχεδιασμός της Μονάδας Ελέγχου (Control Unit):
 - Λογική και μέσα ελέγχου της ροής πληροφορίας.
 - Έλεγχος και συντονισμός της λειτουργίας των λειτουργικών μονάδων (FUs) για την κατανόηση της Αρχιτεκτονικής του Instruction Set Architecture που σκοπεύουμε να υλοποιήσουμε (υλοποιείται είτε με ένα μηχάνημα πεπερασμένων καταστάσεων (finite state) ή με μικροπρόγραμμα).
- Περιγραφή του Hardware description με μία κατάλληλη γλώσσα, πιθανώς χρησιμοποιώντας (RTN).



Διάταξη ενός Τυπικού Μικροεπεξεργαστή: The Intel Pentium Classic



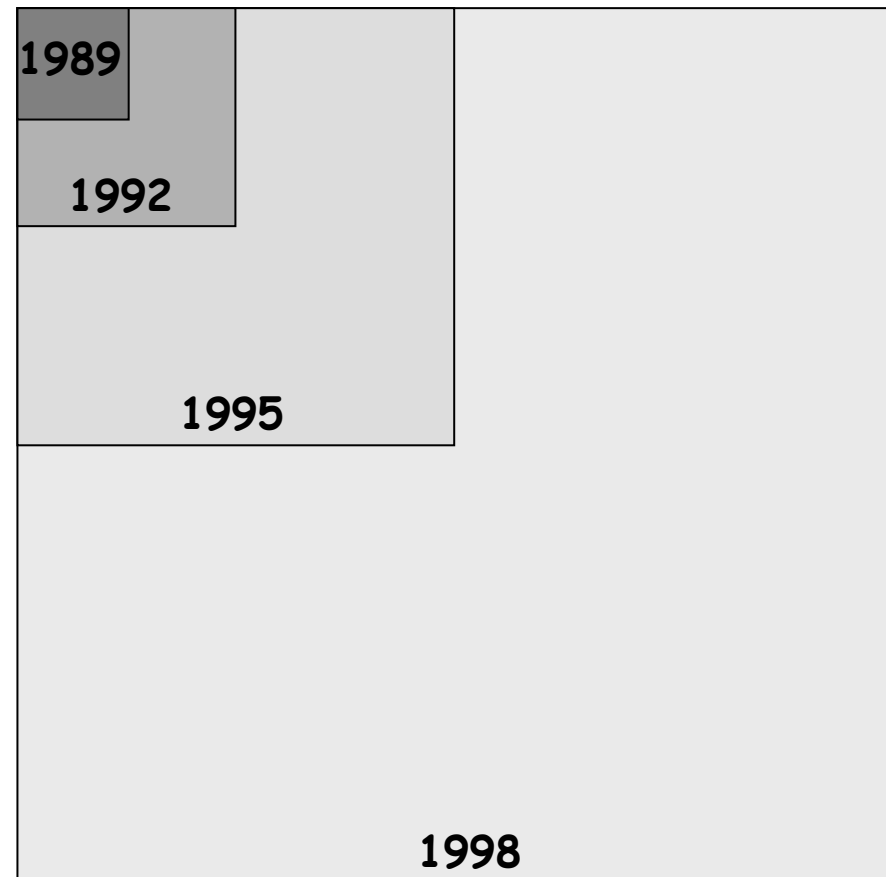
Διάταξη ενός Τυπικού Μικροεπεξεργαστή : The Intel Pentium Classic

Ο ρόλος του Σχεδιαστή Υπολογιστών

- Καθορίζει ποια χαρακτηριστικά είναι σημαντικά για ένα νέο μηχάνημα. Στη συνέχεια σχεδιάζει ένα μηχάνημα που να **μεγιστοποιεί την επίδοση** και παράλληλη **να μην υπερβαίνει** τους περιορισμούς **κόστους**
- Επιμέρους χαρακτηριστικά
Σχεδιασμός του instruction set
Οργάνωση των λειτουργιών
Λογικός σχεδιασμός και υλοποίηση (IC design, packaging, power, cooling ...)

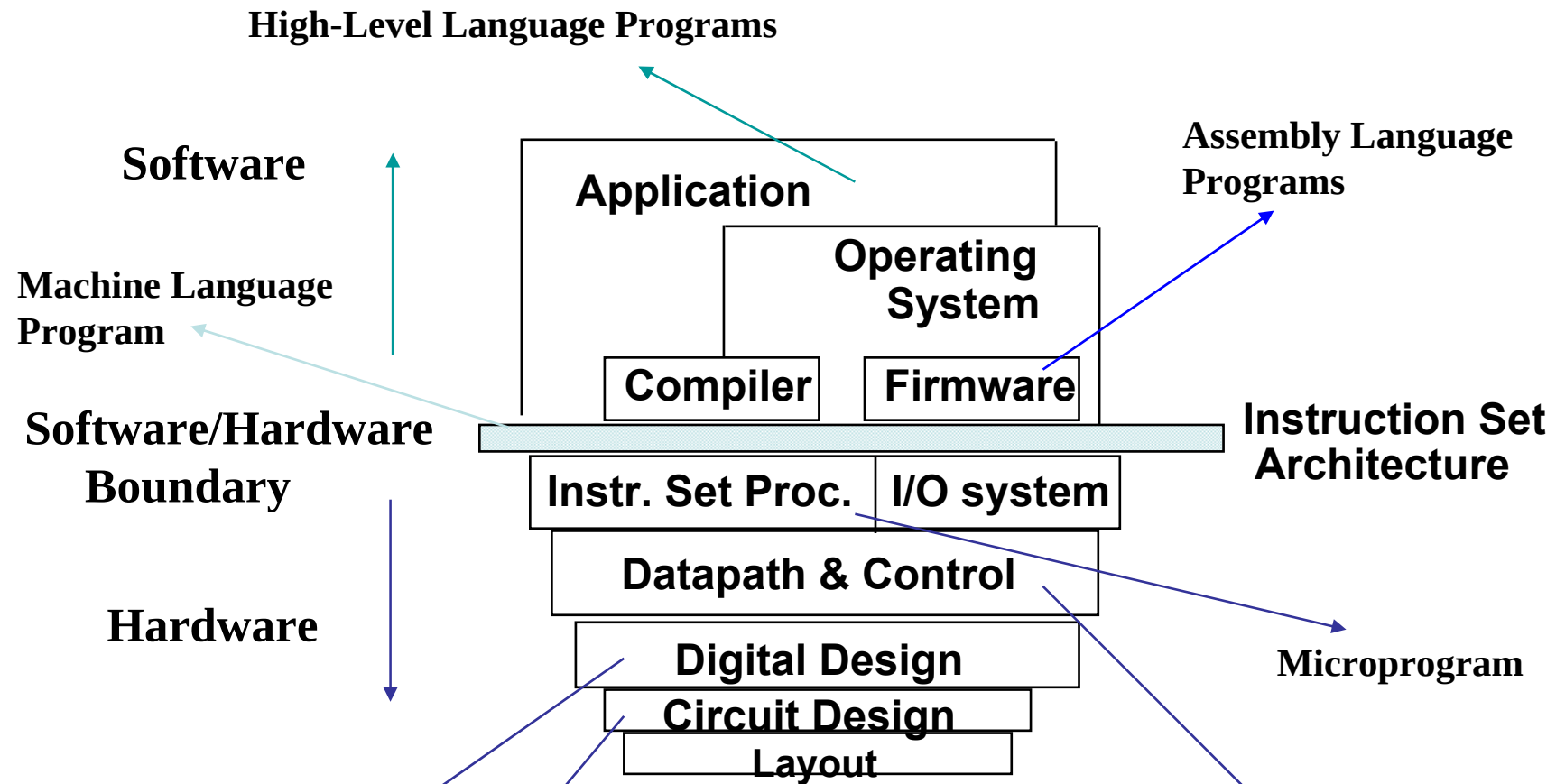
Περιορισμοί από την Τεχνολογία

- Ετήσια πρόοδος
 - Τεχνολογία ημιαγωγών
 - 60% περισσότερα στοιχεία/chip
 - 15% ταχύτερα στοιχεία
 - Βραδύτερα καλώδια
 - Μνήμη
 - 60% αύξηση χωρητικότητας
 - 3,3% μείωση του χρόνου πρόσβασης
 - Μαγνητικοί δίσκοι
 - 60% αύξηση χωρητικότητας
 - 3,3% μείωση του χρόνου πρόσβασης
 - Πλακέτες κυκλωμάτων
 - 5% αύξηση στην πυκνότητα καλωδίων
 - Καλώδια
 - καμία αλλαγή



64x περισσότερα στοιχεία από το 1989
4x γρηγορότερα στοιχεία

Ιεραρχία της Αρχιτεκτονικής Υπολογιστών



Μορφή προγράμματος σε κάθε επίπεδο

High Level Language Program

Compiler

Assembly Language Program

Assembler

Machine Language Program

Machine Interpretation

Control Signal Specification

```
temp = v[k];  
v[k] = v[k+1];  
v[k+1] = temp;
```

```
lw $15, 0($2)  
lw $16, 4($2)  
sw $16, 0($2)  
sw $15, 4($2)
```

```
0000 1001 1100 0110 1010 1111 0101 1000  
1010 1111 0101 1000 0000 1001 1100 0110  
1100 0110 1010 1111 0101 1000 0000 1001  
0101 1000 0000 1001 1100 0110 1010 1111
```

ALUOP[0:3] <= InstReg[9:11] & MASK

Register Transfer Notation (RTN)

Ιεραρχία του Σχεδιασμού Υπολογιστών

• Level Name Modules Primitives Descriptive Media

•	1	Electronics	Gates, FF's	Transistors, Resistors, etc.	Circuit Diagrams
•	2	Logic	Registers, ALU's ...	Gates, FF's	Logic Diagrams
•	3	Organization	Processors, Memories	Registers, ALU's ...	Register Transfer Notation (RTN)
•					

Low Level - Hardware

•	4	Microprogramming	Assembly Language	Microinstructions	Microprogram
---	---	------------------	-------------------	-------------------	--------------

Firmware

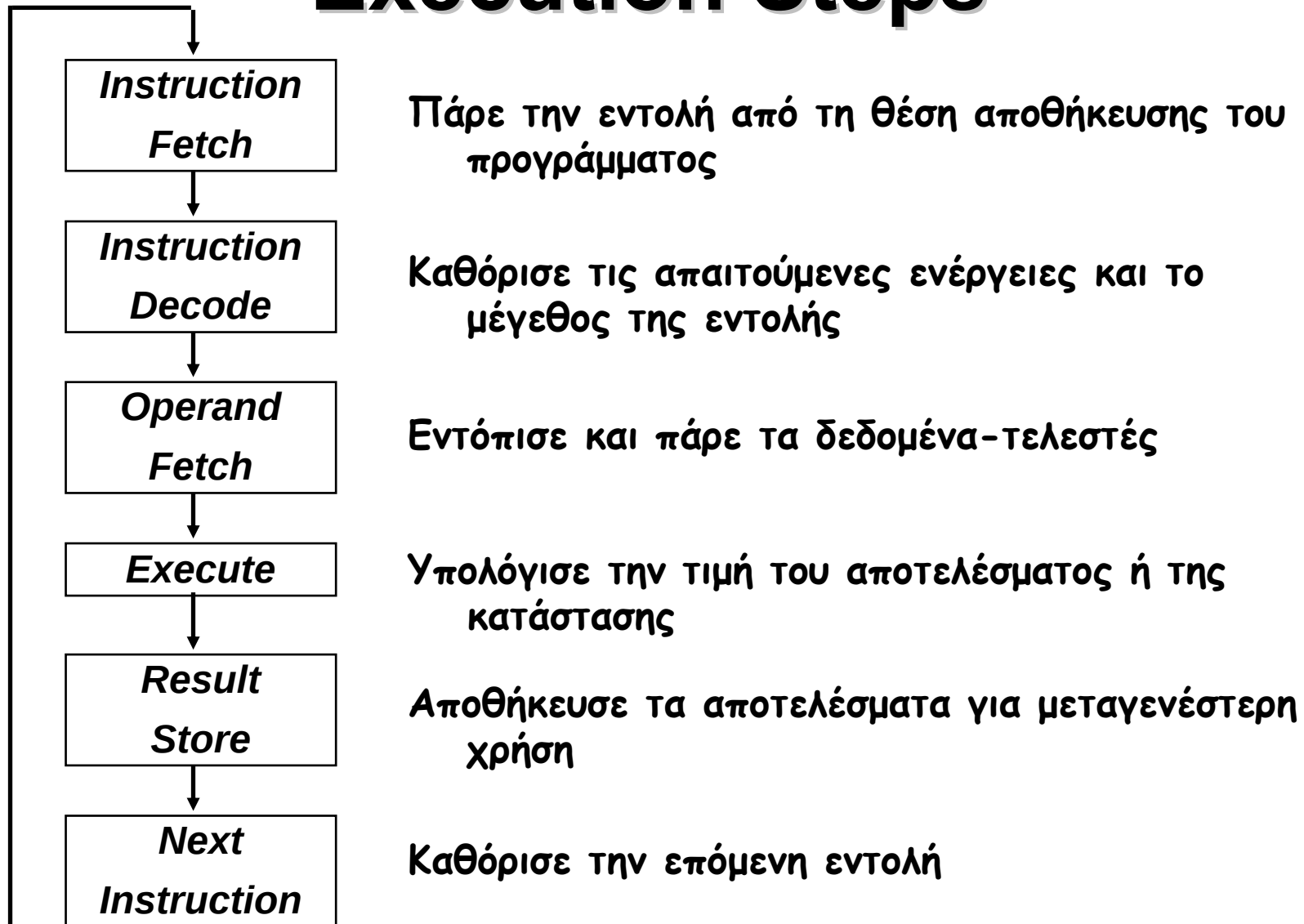
•	5	Assembly language Language programming	OS Routines	Assembly language Instructions	Assembly Programs
•	6	Procedural Programming	Applications Drivers ..	OS Routines High-level Languages	High-level Language Programs
•	7	Application	Systems	Procedural Construct	Problem-Oriented Programs

High Level - Software

Επεξεργασία του Instruction Set

- **Αρχιτεκτονική (ISA)** - από την πλευρά του προγραμματιστή/μεταγλωτιστή
 - Λειτουργική εμφάνιση προς μέσο χρήστη / προγραμματιστή συστήματος
 - Opcodes, addressing modes, architected registers, IEEE floating point
- **Υλοποίηση (μarchitecture)** - από την πλευρά του σχεδιαστή επεξεργαστών
 - Λογική δομή και οργάνωση της αρχιτεκτονικής
 - Pipelining, functional units, caches, physical registers
- **Πραγματοποίηση (Chip)** - από την πλευρά του σχεδιαστή chip / συστημάτων
 - Φυσική δομή της υλοποίησης
 - Gates, cells, transistors, wires

CPU Machine Instruction Execution Steps



Instruction Set Architecture (ISA)

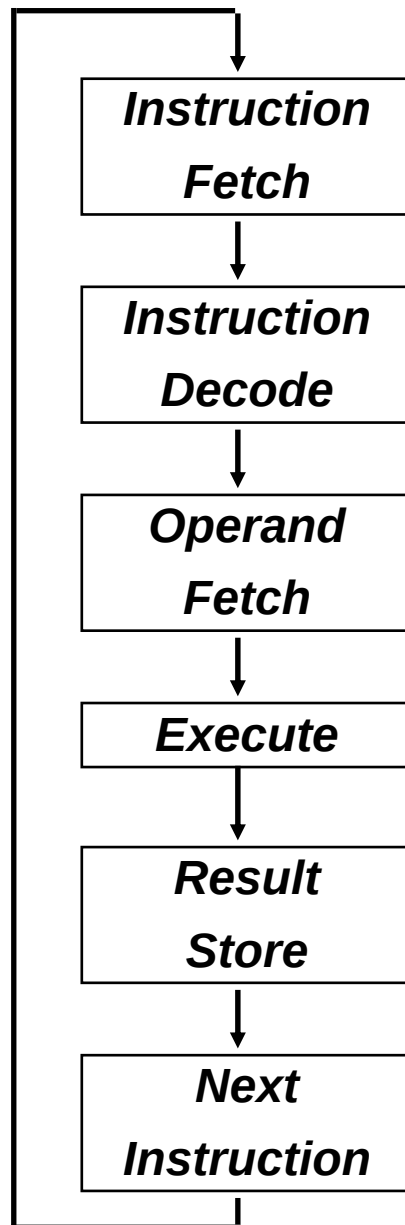
- “... τα χαρακτηριστικά ενός [υπολογιστικού] συστήματος όπως φαίνεται από την πλευρά του προγραμματιστή, π.χ. η ιδεατή δομή και η λειτουργική συμπεριφορά, διαχωρισμένα από την οργάνωση της ροής δεδομένων και τους ελέγχους του λογικού σχεδιασμού και της φυσικής υλοποίησης (as distinct from the organization of the data flows and controls the logic design, and the physical implementation).”
– Amdahl, Blaaw, and Brooks, 1964.
- Η αρχιτεκτονική του συνόλου των εντολών (instruction set architecture) ασχολείται με:
 - Οργάνωση της προγραμματιζόμενης αποθήκευσης (memory & registers):
Συμπεριλαμβάνει το ποσό της διευθυνσιοδοτημένης μνήμης (addressable memory) και τον αριθμό των διαθέσιμων καταχωρητών (registers).
 - Τύποι & Δομές Δεδομένων: Κωδικοποιήσεις & παρουσίαση (representations).
 - Σύνολο Εντολών (Instruction Set): Ποιες λειτουργίες προσδιορίζονται.
 - Μορφοποίηση και κωδικοποίηση Εντολών.
 - Τρόποι διευθυνσιοδότησης και προσπέλασης δεδομένων και εντολών
 - Χειρισμός Εξαιρέσεων.

Computer Instruction Sets

- Ανεξάρτητα από τον τύπο του υπολογιστή, τη δομή της CPU, ή την οργάνωση του hardware, κάθε εντολή μηχανής πρέπει να προσδιορίζει τα ακόλουθα:
 - Opcode: Ποια εντολή εκτελείται. Παράδειγμα: add, load και branch.
 - Πού βρίσκονται οι τελεστές, αν υπάρχουν: Οι τελεστές μπορεί να είναι αποθηκευμένοι σε καταχωρητές της CPU, στην κύρια μνήμη, ή σε θύρες εισόδου/εξόδου.
 - Πού τοποθετείται το αποτέλεσμα, αν υπάρχει: Μπορεί να αναφέρεται ρητά ή να υπονοείται από τον κωδικό της εντολής (opcode).
 - Πού βρίσκεται η επόμενη εντολή: Αν δεν υπάρχουν ρητές διακλαδώσεις (branches), η προς εκτέλεση εντολή είναι η επόμενη στην ακολουθία εντολών του προγράμματος. Σε περίπτωση εντολών jump ή branch η διεύθυνση προσδιορίζεται από αυτές.

Instruction Set Architecture (ISA)

Προδιαγραφή Απαιτήσεων (Specification Requirements)



- Μορφοποίηση ή Κωδικοποίηση Εντολών:
 - Πώς κωδικοποιείται;
- Θέση τελεστών και αποτελέσματος (addressing modes):
 - Πού αλλού εκτός μνήμης;
 - Πόσοι ρητοί τελεστές;
 - Πώς αντιστοιχίζονται **(located)** οι τελεστές μνήμης;
 - Ποιοι μπορούν να βρίσκονται στη μνήμη και ποιοι όχι;
- Τύποι και μέγεθος δεδομένων.
- Πράξεις
 - Ποιες υποστηρίζονται
- Διαδοχή εντολών:
 - Jumps, conditions, branches.
- Fetch-decode-execute υπονοούνται.

Τύποι Εντολών στο Instruction Set

Operator Type	Παραδείγματα
• Arithmetic and logical	Integer arithmetic & logical operations: add, or
• Data transfer	Loads-stores (move on machines with memory addressing)
• Control	Branch, jump, procedure call, & return, traps.
• System	Operating system call, virtual memory management instructions
• Floating point	Floating point operations: add, multiply.
• Decimal	Decimal add, decimal multiply, decimal to character conversion
• String	String move, string compare, string search
• Graphics	Pixel operations, compression/ decompression operations

Παραδείγματα Εντολών μετακίνησης δεδομένων

Instruction	Meaning	Machine
MOV A,B	Move 16-bit data from memory loc. A to loc. B	VAX11
lwz R3,A	Move 32-bit data from memory loc. A to register R3	PPC601
li \$3,455	Load the 32-bit integer 455 into register \$3	MIPS R3000
MOV AX,BX	Move 16-bit data from register BX into register AX	Intel X86
LEA.L (A0),A2	Load the address pointed to by A0 into A2	MC68000

Παραδείγματα Εντολών της ALU

Instruction	Meaning	Machine
MULF A,B,C	Multiply the 32-bit floating point values at mem. locations A and B, and store result in loc. C	VAX11
nabs r3,r1	Store the negative absolute value of register r1 in r2	PPC601
ori \$2,\$1,255	Store the logical OR of register \$1 with 255 into \$2	MIPS R3000
SHL AX,4	Shift the 16-bit value in register AX left by 4 bits	Intel X86
ADD.L D0,D1	Add the 32-bit values in registers D0, D1 and store the result in register D0	MC68000

Παραδείγματα Εντολών Διακλάδωσης

Instruction	Meaning	Machine
BLBS A, Tgt	Branch to address Tgt if the least significant bit at location A is set.	VAX11
bun r2	Branch to location in r2 if the previous comparison signaled that one or more values was not a number.	PPC601
Beq \$2,\$1,32	Branch to location PC+4+32 if contents of \$1 and \$2 are equal.	MIPS R3000
JCXZ Addr	Jump to Addr if contents of register CX = 0.	Intel X86
BVS next	Branch to next if overflow flag in CC is set.	MC68000

Παράδειγμα Χρήσης Εντολών: Top 10 Intel X86 Instructions

Κατηγορία	Εντολή	Μέσο ποσοστό συνολικής εκτέλεσης
1	load	22%
2	conditional branch	20%
3	compare	16%
4	store	12%
5	add	8%
6	and	6%
7	sub	5%
8	move register-register	4%
9	call	1%
10	return	1%
	Total	96%

Παρατήρηση: Οι απλές εντολές έχουν τις μεγαλύτερες συχνότητες χρησιμοποίησης.